

DIALOG(R)File 351:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

013550172 **Image available**

WPI Acc No: 2001-034378/ 200105

XRPX Acc No: N01-026973

Spacer manufacturing method for use in electron beam apparatus of display panel, involves forming low resistance film on edge portions beside electron source and discharge electrode by printing method

Patent Assignee: CANON KK (CANO)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2000251708	A	20000914	JP 9948890	A	19990225	200105 B

Priority Applications (No Type Date): JP 9948890 A 19990225

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 2000251708	A		31 H01J-009/24	

Abstract (Basic): JP 2000251708 A

NOVELTY - The spacer (20) is installed between an electron source and discharge electrode. The spacer has a low resistance film (25) formed on one side of edge portion besides electron source of insulating base (21), and edge portion formed besides electrode, by printing method. The resistance film has sheet resistance value lower than insulating base.

DETAILED DESCRIPTION - INDEPENDENT CLAIMS are also included for the following:

(a) spacer for electron beam apparatus;

(b) electron beam apparatus

USE - For manufacturing spacer for electron beam apparatus used in display panel of image display devices.

ADVANTAGE - Obtains a low resistance film simply and stably, without need for vacuum pressure reduction process. Provides spacer which does not affect electron beam track, cheaply. Offers spacer with favorable withstand voltage and hence, stabilizes the electron emission track of electron beam apparatus.

DESCRIPTION OF DRAWING(S) - The figure shows the model sectional view of multielectron source of display panel.

Spacer (20)

Insulating base (21)

Low resistance film (25)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-251708
(P2000-251708A)

(43) 公開日 平成12年9月14日 (2000.9.14)

(51) Int.Cl. ⁷	識別記号	F I	キーワード (参考)
H 0 1 J 9/24		H 0 1 J 9/24	A 5 C 0 1 2
5/03		5/03	5 C 0 3 2
29/87		29/87	5 C 0 3 6
31/12		31/12	C

審査請求 未請求 請求項の数27 O L (全 31 頁)

(21) 出願番号 特願平11-48890

(22) 出願日 平成11年2月25日 (1999.2.25)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 伊藤 晴浩

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 100088328

弁理士 金田 暢之 (外2名)

Fターム (参考) 5C012 AA05 BB01 BB02 BB07

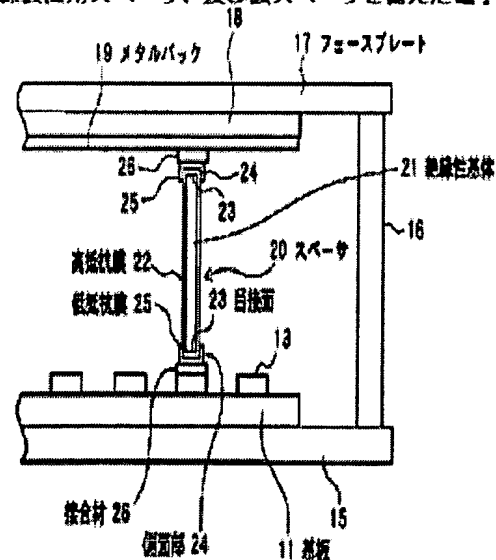
5C032 CC06 CC10

5C036 EE09 EC01 EE08

(54) 【発明の名称】 電子線装置用スペーサの製造方法、電子線装置用スペーサ、及び該スペーサを備えた電子線装置
(57) 【要約】

【課題】 真空減圧装置を必要とせずに、低抵抗膜を付与した耐大気圧構造としてのスペーサを容易に、かつ安価に作製する。

【解決手段】 真空容器を構成するフェースプレート17及びリアプレート15にはそれぞれ、メタルバック19が形成された蛍光膜18と、電子放出素子が形成された基板11とが設けられる。メタルバック19と基板11との間には、耐大気圧構造としてスペーサ20が設置される。スペーサ20は、表面に高抵抗膜22が形成された絶縁性基体21の、メタルバック19及び基板11との接合部に低抵抗膜25を形成したものである。低抵抗膜25は、シート抵抗値が絶縁性基体21のシート抵抗値よりも低く、印刷法によって形成される。



【特許請求の範囲】

【請求項 1】 真空 器内に設けられた、電子放出素子を備えた電子源と、該電子源から放出された電子を制御する電極を備えた電子照射部材と、を有する電子線装置の耐大気圧構造として、前記電子源と前記電極との間に設置されるスペースの製造方法であって、前記スペースの基体である絶縁性部材の、前記電子源側の端部及び前記電極側の端部の少なくとも一方に、前記絶縁性部材よりもシート抵抗値が低い低抵抗膜を印刷法により形成する印刷工程を有する、スペースの製造方法。

【請求項 2】 前記絶縁性部材を前記電子源と前記電極との間隔に応じた所望の形状に加工する加工工程を有する、請求項 1 に記載のスペースの製造方法。

【請求項 3】 前記印刷工程の後に前記加工工程を行う、請求項 2 に記載のスペースの製造方法。

【請求項 4】 前記加工工程は、前記絶縁性部材としてシート状の部材を用い、該シート状の部材を切断することにより前記所望の大きさに加工する切断工程を有する、請求項 3 に記載のスペースの製造方法。

【請求項 5】 前記切断工程は、前記絶縁性部材の前記電子源または前記電極と固定される当接面を切断により形成する工程を有する、請求項 4 に記載のスペースの製造方法。

【請求項 6】 前記切断工程の後に、前記当接面に更に前記低抵抗膜を形成する当接面低抵抗膜形成工程を有する、請求項 5 に記載のスペースの製造方法。

【請求項 7】 前記当接面低抵抗膜形成工程は、前記低抵抗膜を構成する材料を含む溶液を板上に展開する工程と、前記絶縁性部材の当接面を前記板上に展開された溶液に接触させ浸漬させる工程と、前記溶液に浸漬された前記絶縁性部材の当接面を前記溶液から離間させる工程とを有する、請求項 6 に記載のスペースの製造方法。

【請求項 8】 前記当接面低抵抗膜形成工程は、前記低抵抗膜を構成する材料を含む溶液を、回転可能な転写部材に付与する工程と、前記溶液が付与された前記転写部材を前記絶縁性部材の当接面に接触させながら回転移動させる工程と、前記転写部材の回転移動後、前記転写部材を前記当接面から離間させる工程とを有する、請求項 6 に記載のスペースの製造方法。

【請求項 9】 前記加工工程の後に前記印刷工程を行う、請求項 2 に記載のスペースの製造方法。

【請求項 10】 前記加工工程は、前記絶縁性部材として、前記所望の形状と相似形状を有し、かつ、断面縁が前記所望の形状の断面縁よりも大きい長尺のガラス母材を用いる工程と、前記ガラス母材の長手方向の一部を前記ガラス母材の軟

化点以上の温度に加熱する工程と、加熱により軟化した前記ガラス母材を断面縁が前記所望の形状の断面縁になるように引き伸ばす工程と、引き伸ばされた前記ガラス母材を、冷却後、所望の長さにより切断する工程とを有する、請求項 9 に記載のスペースの製造方法。

【請求項 11】 前記印刷法はスクリーン印刷法である、請求項 1 ないし 10 のいずれか 1 項 に記載のスペースの製造方法。

【請求項 12】 前記印刷法はオフセット印刷法である、請求項 1 ないし 10 のいずれか 1 項 に記載のスペースの製造方法。

【請求項 13】 前記印刷工程で用いる印刷溶液は少なくとも金属元素を含む、請求項 1 ないし 12 のいずれか 1 項 に記載のスペースの製造方法。

【請求項 14】 前記印刷工程の前に、前記絶縁性部材の前記電子源または前記電極と固定される当接面と該当接面と隣接する側面との間を鈍角または曲面に加工するエッジ処理工程を有する、請求項 1 ないし 13 のいずれか 1 項 に記載のスペースの製造方法。

【請求項 15】 前記エッジ処理工程は研磨処理工程を有する、請求項 14 に記載のスペースの製造方法。

【請求項 16】 真空容器内に設けられた、電子放出素子を備えた電子源と、該電子源から放出された電子を制御する電極を備えた電子照射部材と、を有する電子線装置の耐大気圧構造として、前記電子源と前記電極との間に設置されるスペースであって、請求項 1 ないし 15 のいずれか 1 項 に記載の製造方法によって製造されたスペース。

【請求項 17】 前記絶縁性部材はガラスである、請求項 16 に記載のスペース。

【請求項 18】 前記絶縁性部材はセラミックである、請求項 16 に記載のスペース。

【請求項 19】 少なくとも表面のシート抵抗値が $107\Omega/\square \sim 10^{14}\Omega/\square$ の範囲にある、請求項 16 ないし 18 のいずれか 1 項 に記載のスペース。

【請求項 20】 少なくとも前記真空容器内に露出している面に、前記低抵抗膜よりもシート抵抗値が高い高抵抗膜が形成されている、請求項 16 ないし 19 のいずれか 1 項 に記載のスペース。

【請求項 21】 前記低抵抗膜のシート抵抗値が前記高抵抗膜のシート抵抗値の $1/10$ 以下で、かつ、 $107\Omega/\square$ 以上である、請求項 20 に記載のスペース。

【請求項 22】 真空容器内に設けられた、電子放出素子を備えた電子源と、該電子源から放出された電子を制御する電極を備えた電子照射部材と、を有する電子線装置において、前記真空容器の耐大気圧構造として、請求項 16 ないし 21 のいずれか 1 項 に記載のスペースが前記電子源と前記電極との間に設置されていることを特徴とする電子線

装置。

【請求項 23】 前記電子放出素子は冷陰極素子である、請求項 22 に記載の電子線装置。

【請求項 24】 前記冷陰極素子は表面伝導型電子放出素子である、請求項 23 に記載の電子線装置。

【請求項 25】 前記表面伝導型電子放出素子は、前記電子源に対向配置された対の素子電極と、前記素子電極と電気的に接続され前記素子電極の間に電子放出部が形成された導電性膜とを有する、請求項 24 に記載の電子線装置。

【請求項 26】 前記電子線照射部材は、前記電子放出素子から放出された電子が照射されることで画像を形成する画像形成部材である、請求項 22 ないし 25 のいずれか 1 項 に記載の電子線装置。

【請求項 27】 前記画像形成部材は、前記電子放出素子から放出された電子が衝突することにより発光する蛍光体を含む蛍光膜である、請求項 26 に記載の電子線装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、真空容器内に設けられた電子源とその電子源から放出された電子を制御する電極を備えた電子線照射部材とを有する電子線装置に関し、特に、真空容器の耐大気圧構造として電子源と電極との間に設置されるスペーサ、及びその製造方法に関する。

【0002】

【従来の技術】 従来から、電子放出素子として熱陰極素子と冷陰極素子の 2 種類が知られている。このうち冷陰極素子では、例えば表面伝導型放出素子や、電界放出型素子（以下 F E 型と記す）や、金属/絶縁層/金属型放出素子（以下 M I M 型と記す）、などが知られている。

【0003】 表面伝導型放出素子としては、例えば、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290 (1965) や、後述する他の例が知られている。

【0004】 表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリソン等による S n O₂ 薄膜を用いたものの他に、A u 薄膜によるもの [G. Dittmer: "Thin Solid Films", 9, 317 (1972)] や、I n₂O₃/S n O₂ 薄膜によるもの [M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)] や、カーボン薄膜によるもの [荒木久 他：真空、第 26 巻、第 1 号、22 (1983)] 等が報告されている。

【0005】 これらの表面伝導型放出素子の素子構成の典型的な例として、図 33 に前述の M. Hartwell らによる素子の平面図を示す。同図において、基板 3001 には、金属酸化物よりなる導電性薄膜 3004 が、H 型形

の平面形状に、スパッタで形成されている。導電性薄膜 3004 には、後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部 3005 が形成される。図中の間隔 L は、0.5 ~ 1 [mm]、幅 W は、0.1 [mm] に設定されている。尚、図示の便宜から、電子放出部 3005 は導電性薄膜 3004 の中央に矩形状の形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

【0006】 M. Hartwell らによる素子をはじめとして上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜 3004 に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部 3005 を形成するのが一般的であった。即ち、通電フォーミングとは、導電性薄膜 3004 の両端に一定の直流電圧、もしくは、例えば 1 V / 分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜 3004 を局所的に破壊もしくは変形もしくは変質せしめ、電気的に高抵抗な状態の電子放出部 3005 を形成することである。尚、局所的に破壊もしくは変形もしくは変質した導電性薄膜 3004 の一部には亀裂が発生する。この通電フォーミング後に導電性薄膜 3004 に適宜の電圧を印加した場合には、亀裂付近において電子放出が行われる。

【0007】 F E 型の例としては、例えば、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956) や、或は、C. A. Spindt, "Physical properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) などが知られている。

【0008】 この F E 型の素子構成の典型的な例として、図 34 に前述の C. A. Spindt らによる素子の断面図を示す。同図において、3010 は基板で、3011 は導電材料よりなるエミッタ配線、3012 はエミッタコーン、3013 は絶縁層、3014 はゲート電極である。本素子は、エミッタコーン 3012 とゲート電極 3014 の間に適宜の電圧を印加することにより、エミッタコーン 3012 の先端部より電界放出を起こさせるものである。

【0009】 また、F E 型の他の素子構成として、図 34 のような核層構造ではなく、基板上に基板平面とほぼ平行にエミッタとゲート電極を配置した例もある。

【0010】 また、M I M 型の例としては、例えば、C. A. Mead, "Operation of tunnel-emission Devices", J. Appl. Phys., 32, 846 (1961) などが知られている。

【0011】 M I M 型の素子構成の典型的な例を図 35 に示す。同図は断面図であり、図において、3020 は基板で、3021 は金属よりなる下電極、3022 は厚さ 100 Å 程度の薄い絶縁層、3023 は厚さ 80 ~ 300 Å 程度の金属よりなる上電極である。M I M 型にお

いては、上電極3023と下電極3021の間に適宜の電圧を印加することにより、上電極3023の表面より電子放出を起こさせるものである。

【0012】上述の冷陰極素子は、熱陰極素子と比較して低温で電子放出を得ることができるため、加熱用ヒータを必要としない。従って、熱陰極素子よりも構造が単純であり、微細な素子を作成可能である。また、基板上に多数の素子を高密度で配置しても、基板の熱劣化などの問題が発生しにくい。また、熱陰極素子がヒータの加熱により動作するため応答速度が遅いとは異なり、冷陰極素子の場合には応答速度が速いという利点もある。

【0013】このため、冷陰極素子を応用するための研究が盛んに行われてきている。

【0014】例えば、表面伝導型放出素子は、冷陰極素子の中でも特に構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できる利点がある。そこで、例えば本願出願人による特開昭64-31332号公報において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【0015】また、表面伝導型放出素子の応用については、例えば画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源等の電子線装置が研究されている。

【0016】特に、画像表示装置への応用としては、例えば本願出願人による米国特許5,066,883号や特開平2-257551号公報や特開平4-28137号公報において開示されているように、表面伝導型放出素子と電子の衝突により発光する蛍光体とを組み合わせ用いた画像表示装置が研究されている。表面伝導型放出素子と蛍光体とを組み合わせ用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。例えば、近年普及してきた液晶表示装置と比較しても自発光型であるためバックライトを必要としない点や、視野角が広い点が優れているといえる。

【0017】また、F型を多数個ならべて駆動する方法は、例えば本願出願人による米国特許4,904,895号に開示されている。また、F型を画像表示装置に応用した例として、例えば、R. Meyerらにより報告された平板型の表示装置が知られている[R. Meyer: "Recent Development on Microtips Display at LETI", Tech. Digest of 4th Int. Vacuum Microelectronics Conf., Nagahama, pp.6~9(1991)]。

【0018】また、MIM型を多数個並べて画像表示装置に応用した例は、例えば本願出願人による特開平3-55738号公報に開示されている。

【0019】上記のような電子放出素子を用いた画像形成装置のうち、奥行きが薄い平面型表示装置は省スペースかつ軽量であることから、ブラウン管型の表示装置に置き換わるものとして注目されている。

【0020】図36は、平面型の画像表示装置をなす表示パネル部の一例を示す斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。図中、3115はリアプレート、3116は側壁、3117はフェースプレートであり、リアプレート3115、側壁3116およびフェースプレート3117により、表示パネルの内部を真空に維持するための外囲器(気密容器)を形成している。

【0021】リアプレート3115には基板3111が固定されているが、この基板3111上には冷陰極素子3112が、 $N \times M$ 個マトリックス状に形成されている。(N, Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。)また、前記 $N \times M$ 個の冷陰極素子3112は、図36に示すとおり、M本の行方向配線3113とN本の列方向配線3114により配線されている。これら基板3111、冷陰極素子3112、行方向配線3113および列方向配線3114によって構成される部分をマルチ電子ビーム源と呼ぶ。また、行方向配線3113と列方向配線3114の少なくとも交差する部分には、両配線間に絶縁層(不図示)が形成されており、電気的な絶縁が保たれている。

【0022】フェースプレート3117の下面には、蛍光体からなる蛍光膜3118が形成されており、赤(R)、緑(G)、青(B)の3原色の蛍光体(不図示)が塗り分けられている。また、蛍光膜3118をなす上記各色蛍光体の間には黒色体(不図示)が設けてあり、さらに蛍光膜3118のリアプレート3115側の面には、Al等からなるメタルバック3119が形成されている。

【0023】 $Dx1 \sim DxM$ および $Dy1 \sim DyN$ およびHvは、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。 $Dx1 \sim DxM$ はマルチ電子ビーム源の行方向配線3113と、 $Dy1 \sim DyN$ はマルチ電子ビーム源の列方向配線3114と、Hvはメタルバック3119と各々電気的に接続している。

【0024】また、上記気密容器の内部は 10^{-6} Torr程度の真空に保持されており、画像表示装置の表示面積が大きくなるにしたがい、気密容器内部と外部の気圧差によるリアプレート3115およびフェースプレート3117の変形あるいは破壊を防止する手段が必要となる。リアプレート3115およびフェースプレート3116を厚くすることによる方法は、画像表示装置の重量を増加させるのみならず、斜め方向から見たときに画像のゆがみや視差を生ずる。これに対し、図36においては、比較的薄いガラス板からなり大気圧を支えるための構造支持体(スペーサあるいはリブと呼ばれる)3120が設けられている。このようにして、マルチビーム電子源が形成された基板3111と蛍光膜3118が形成されたフェースプレート3116間は通常サブミリない

し数ミリに保たれ、前述したように気密容器内部は高真空に保持されている。

【0025】以上説明した表示パネルを用いた画像表示装置は、容器外端子Dx1～Dxm、Dy1～Dymを通じて各陰極素子3112に電圧を印加すると、各陰極素子3112から電子が放出される。それと同時にメタルバック3119に容器外端子Hvを通じて数百[V]～数千[V]の高圧を印加して、上記放出された電子を加速し、フェースプレート3117の内面に衝突させる。これにより、蛍光膜3118をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0026】

【発明が解決しようとする課題】しかしながら、以上説明した表示パネルにおいては、以下のような問題点があった。

【0027】第1に、スペーサ近傍の電子放出素子から放出された電子の一部がスペーサに当たることにより、或は放出された電子の作用によりイオン化したイオンがスペーサに付着することにより、スペーサの帯電を引き起こすおそれがある。このスペーサの帯電により、電子放出素子から放出された電子はその軌道を曲げられ、フェースプレートに設けられた蛍光体上の正規な位置とは異なる場所に到達し、スペーサ近傍の画像がゆがんで表示されてしまう。

【0028】第2に、電子放出素子から放出された電子を加速するために、電子源基板とフェースプレートとの間には数百V以上の高電圧（即ち、1kV/mm以上の高電界）が印加されるため、スペーサの表面での沿面放電が懸念される。特に上記のようにスペーサが帯電している場合は、放電が誘発されるおそれがある。

【0029】この問題点を解決するために、スペーサに微小電流が流れるようにして帯電を除去する提案がなされている（特開昭57-118355号公報、特開昭61-124031号公報）。そこでは絶縁性のスペーサの表面に帯電防止膜として高抵抗薄膜を形成することによりスペーサ表面に微小電流が流れるようにしている。ここで用いられている帯電防止膜は酸化スズ、或は酸化スズと酸化インジウム 混晶薄膜や金属膜である。

【0030】また、画像の種類によっては、電子放出のデューティの大きい場合、高抵抗薄膜により帯電を除去する方法だけでは画像のゆがみの低減が不十分であることがあった。この問題は、高抵抗薄膜が形成されたスペーサと上下基板、即ち、フェースプレート（以下FP）およびリアプレート（以下RP）との間の電気的接合が不十分であり、その接合部付近に帯電が集中することが要因として考えられる。この点を解決する提案として、特開平8-180821号公報等のように、スペーサの底面とFP側およびRP側から100～1000μm程度の範囲までを白金などの金属、又は高抵抗薄膜等の導電率の高い材料を成膜することにより、上下基板との電

氣的コンタクトを確保することが提案されている。

【0031】これらの低抵抗膜の成膜法として、スパッタ成膜、抵抗加熱法等の気相成膜手法によるメタライゼーションが一般的であった。これらは実験上、均一な混合薄膜の材料組成設計が簡便に行えるという理由等により用いられてきた。しかしながら、このような手法は真空減圧工程を必要とし、バッチ処理のタクトタイムがかかること、成膜のための装置コストが大きいこと、原料の利用効率が低いことなどの理由から、大量生産時にコストの面で大きな問題となる。従って、これらの低抵抗膜を、簡便で安価に、かつ一度に大量に作成できる作成プロセスが要求されていた。

【0032】本発明は上記従来例に鑑みてなされたもので、真空減圧装置を必要とせずに、低抵抗膜を付与したスペーサを容易に、かつ安価に作製可能な電子源装置、およびその製造方法等を提供することを目的とする。

【0033】

【課題を解決するための手段】上記目的を達成するため、本発明の電子線装置用スペーサの製造方法は、空容器内に設けられた、電子放出素子を備えた電子源と、該電子源から放出された電子を制御する電極を備えた電子線照射部材と、を有する電子線装置の耐大気圧構造として、前記電子源と前記電極との間に設置されるスペーサの製造方法であって、前記スペーサの基板である絶縁性部材の、前記電子源側の端部及び前記電極側の端部の少なくとも一方に、前記絶縁性部材よりもシート抵抗値が低い低抵抗膜を印刷法により形成する印刷工程を有する。

【0034】上記のように電子源と電子線照射部材とが対向配置された電子線装置においては、真空容器の耐大気圧構造として、電子源と電子線照射部材との間にスペーサが設置される。電子源から放出された電子を制御するために、電子線照射部材の電極と電子源との間に高電圧が印加されるので、スペーサは、この高電圧に耐えるだけの絶縁性を有しており、このため、電子放出に伴ってスペーサの表面が帯電してくる。従って、スペーサの基板である絶縁性部材の、電子源側の端部及び電極側の端部の少なくとも一方に、この絶縁性部材よりもシート抵抗値が低い低抵抗膜を設けることで、スペーサの表面に発生した電荷が速やかに除去され、またそれに伴い、電子源と電子線照射部材との間の電位分布に影響を与えるスペーサ表面の電位分布が均一化され、結果的に電子放出軌道が安定する。

【0035】本発明では、上記低抵抗膜の形成を印刷法により行っている。印刷法により低抵抗膜を形成することで、真空減圧工程を必要とせず簡易かつ安定的に低抵抗膜が形成可能であり、しかも、低抵抗膜の原料の利用効率が低いものとなる。

【0036】低抵抗膜を形成する絶縁性部材は、加工工程を経て、電子源と電極との間隔に応じた所望の形状に

加工することができる。この加工工程は、低抵抗膜を形成する印刷工程の後に行ってもよいし、前に行ってもよい。加工工程を印刷工程の後に行う場合には、絶縁性部材の加工を切断によって行うことができる。この切断は、電子源または電極と固定される当接面を形成するために行ってもよく、この場合は、切断工程の後、切断によって形成された当接面に更に低抵抗膜を形成してもよい。この当接面への低抵抗膜の形成方法としては、溶液転写法や回転転写法が挙げられる。一方、加工工程を印刷工程の前に行う場合には、加熱延伸法によって絶縁性部材を所望の形状に加工することができる。

【0037】低抵抗膜の形成に用いられる印刷法としては、代表的なものとしてスクリーン印刷法やオフセット印刷法が挙げられる。さらに、印刷工程の前に、上記当接面とこの当接面と隣接する側面との間を鋭角または曲面に加工するエッジ処理工程を有するものとする 것도できる。これにより、絶縁性部材の側面との当接面とを跨ぐような印刷領域が形成されるので、当接面にも低抵抗膜を形成する場合の印刷工程数が少なくて済む。

【0038】また本発明は、上記の電子線装置の耐大気圧構造として用いられるスペースを提供するものである。本発明のスペースは、真空容器内に設けられた、電子放出素子を備えた電子源と、該電子源から放出された電子を制御する電極を備えた電子照射部材と、を有する電子線装置の耐大気圧構造として、前記電子源と前記電極との間に設置されるスペースであって、上記本発明のいずれか一つの製造方法によって製造されたものである。

【0039】これにより、安価で、かつ、電子放出素子から放出される電子の軌道に影響を与えにくいスペースが得られる。

【0040】さらに本発明は、上記本発明のスペースを備えた電子線装置をも提供するものである。すなわち本発明の電子線装置は、真空容器内に設けられた、電子放出素子を備えた電子源と、該電子源から放出された電子を制御する電極を備えた電子照射部材と、を有する電子線装置において、前記真空容器の耐大気圧構造として、上記本発明のスペースが前記電子源と前記電極との間に設置されていることを特徴とする。

【0041】これにより、安価で、かつ、電子放出素子から放出された電子の軌道のずれも少なく、また、スペース付近の耐電圧も良好な電子線装置が得られる。

【0042】電子源に設けられる電子放出素子としては、冷陰極素子、その中でも特に、対向配置された対の素子電極と、この素子電極と電気的に接続された素子電極間に電子放出部が形成された導電膜とを有する表面伝導型電子放出素子が好ましい。また、電子照射部材として、電子放出素子から放出された電子が照射されることで画像を形成する画像形成部材を用いることで、画像形成装置として機能する。さらに、この画像形成部材を、

電子放出素子から放出された電子が衝突することにより発行する蛍光体を含む蛍光膜とすることにより、画像表示装置として機能する。

【0043】

【発明の実施の形態】本発明の実施形態を説明する前に、本発明の実施形態の特徴について説明する。

【0044】本実施形態は、真空容器を含む電子線装置の応用である表示装置等の画像形成装置に関するもので、特に、真空容器内に耐大気圧構造として設置されるスペースの、電子放出素子を備えた電子源及び電子源から放出された電子を制御する電極を備えた電子照射部材との間の、適切な電気的接続と電子軌道の最適化制御を実現するものである。

【0045】以下に、本発明の実施形態について図面を参照して詳細に説明する。

【0046】（表示パネルの構成と製造法）ここでは、本発明を適用した画像表示装置の表示パネルの構成と製造法について具体的な例を示して説明する。

【0047】図1は、本発明を適用した画像表示装置の表示パネルの一実施形態の外観斜視図であり、その内部構造を示すために表示パネルの一部を切り欠いて示している。

【0048】図中、15はリアプレート、16は側壁、17はフェースプレートであり、これらリアプレート15、側壁16及びフェースプレート17により、表示パネルの内部を真空に維持するための外囲器（気密容器）を形成している。この気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるために封着する必要がある。この封着は、例えばフリットガラスを接合部に塗布し、大気中または窒素雰囲気中で、摄氏400〜500度で10分以上焼成することにより達成することができる。また、気密容器の内部は10⁻⁶ [Torr] 程度の真空に保持されるので、大気圧による変形や不慮の衝撃などによる気密容器の破損を防止する目的で、耐大気圧構造体としてスペース20が設けられている。

【0049】ところで、本発明の画像形成装置に用いられる電子源基板は複数の冷陰極素子を基板上に配列することにより形成される。冷陰極素子の配列の方式には、冷陰極素子を並列に配置し、個々の素子の両端を配線で接続するはしご型配置（以下、はしご型配置電子源基板と称する）や、冷陰極素子の一對の素子電極のそれぞれX方向配線、Y方向配線を接続した単純マトリクス配置（以下、マトリクス型配置電子源基板と称する）が挙げられる。なお、はしご型配置電子源基板を有する画像形成装置には、電子放出素子からの電子の飛翔を制御する電極である制御電極（グリッド電極）を必要とする。

【0050】以下に、上記のリアプレート15、フェースプレート17及びスペース20の概略について説明する。

【0051】まず、リアプレート15について説明する。

【0052】リアプレート15の上面には、電子源基板である基板11が固定されている。この基板11上には冷陰極素子12が $N \times M$ 個マトリクス状に形成されている。ここで、これら N 、 M は2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。例えば、高品位テレビジョンの表示を目的とした表示装置においては、 $N=3000$ 、 $M=1000$ 以上の数を設定することが望ましい。これら $N \times M$ 個の冷陰極素子12は、 M 本の行方向配線13と N 本の列方向配線14により単純マトリクス配線されている。ここで、これら基板11及び基板11上に形成された冷陰極素子12、各配線13、14によって構成される部分をマルチ電子源と呼ぶことにする。本実施の形態のマルチ電子源は、冷陰極素子12を単純マトリクス配線もしくは、はしご型配置した電子源であれば、冷陰極素子12の材料や形状、或は製法に制限はない。従って、例えば表面伝導型放出素子やF E型、或はM I M型などの冷陰極素子を用いることができる。

【0053】以下に、冷陰極素子12として表面伝導型放出素子（後述）を基板11上に配列して単純マトリクス配線したマルチ電子源の構造について述べる。

【0054】図2に示すのは、図1の表示パネルに用いたマルチ電子源の平面図である。基板11上には、冷陰極素子12として、後述する図16で示すものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線13と列方向配線14により単純マトリクス状に配線されている。少なくとも行方向配線13と列方向配線14の交差する部分の配線間には絶縁層（不図示）が形成されており、これにより両配線間の絶縁が保たれている。

【0055】図2のB-B'線に沿った断面を図3に示す。なお、このような構造のマルチ電子源は、予め基板11上に行方向配線13、列方向配線14、配線間絶縁層（不図示）、及び表面伝導型放出素子の素子電極2、3と導電性薄膜4を形成した後、行方向配線13及び列方向配線14を介して各素子電極2、3に給電して通電フォーミング処理（後述）と通電活性化処理（後述）を行うことにより製造した。なお、通電フォーミング処理及び通電活性化処理により、導電性薄膜4には電子放出部5及び炭素もしくは炭素化合物からなる薄膜6が形成されている。これら電子放出部5及び薄膜6については後で詳述する。

【0056】尚、本実施形態においては、気密容器のリアプレート15にマルチ電子源の基板11を固定する構成としたが、このマルチ電子源の基板11が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子源の基板11自体を用いてもよい。

【0057】次に、フェースプレート17について説明

する。

【0058】フェースプレート17は、気密容器の基板11と対向する壁面を構成するもので、フェースプレート17の下面には、蛍光膜18が形成されている。本実施形態はカラー表示装置であるため、蛍光膜18の部分にはCRTの分野で用いられる赤、緑、青、の3原色の蛍光体が塗り分けられている。各色の蛍光体は、例えば図4に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色導電体10が設けられている。この黒色導電体10を設ける目的は、電子の照射位置に多少のずれがあっても表示色にずれが生じないようにするためや、外光の反射を防止して表示コントラストの低下を防ぐため、電子による蛍光膜のチャージアップを防止するためなどである。黒色導電体10には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いてもよい。

【0059】また、3原色の蛍光体の塗り分け方は図4に示したストライプ状の配列に限られるものではなく、例えば図5に示すようなデルタ状配列や、図6に示すようなマトリクス状配列であってもよい。なお、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜18に用いられよく、また黒色導電材10は必ずしも用いなくともよい。

【0060】また、蛍光膜18のリアプレート側の面には、CRTの分野では公知のメタルバック19を設けている。このメタルバック19を設けた目的は、蛍光膜18が発する光の一部を鏡面反射して光利用率を向上させるためや、且イオンの衝突から蛍光膜18を保護するため、電子加速電圧を印加するための電極として作用させるためや、蛍光膜18を励起した電子の導電路として作用させるためなどである。このメタルバック19は、蛍光膜18をフェースプレート17上に形成した後、蛍光膜表面を平滑化処理し、その上にアルミニウム（Al）を真空蒸着する方法により形成した。なお、蛍光膜18に低電圧用の蛍光体材料を用いた場合には、メタルバック19は用いない。

【0061】また、本実施形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板17と蛍光膜18との間に、例えばITOを材料とする透明電極を設けてもよい。

【0062】また、行配線端子 $Dx1 \sim DxM$ 及び列配線端子 $Dy1 \sim DyM$ 及び高圧端子 Hv は、この表示パネルと前述の各回路等とを電気的に接続するために設けた気密構造の電気接続用端子である。そして、これら行配線端子 $Dx1 \sim DxM$ はマルチ電子源の行方向配線13と、列配線端子 $Dy1 \sim DyM$ はマルチ電子源の列方向配線14と、また高圧端子 Hv はフェースプレート17のメタルバック19と電気的に接続している。

【0063】また、この気密容器内部を真空中に排気するには、この気密容器を組み立てた後、不図示の排気管と

真空ポンプとを接続し、気密容器内を 10^{-7} [Torr] 程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前或は封止後に気密容器内の所定の位置にゲッター膜（不図示）を形成する。このゲッター膜とは、例えばBeを主成分とするゲッター材料をヒータもしくは高周波加熱により加熱し蒸着して形成した膜であり、このゲッター膜の吸着作用により気密容器内は $1 \times 10^{-5} \sim 1 \times 10^{-7}$ [Torr] の真空度に維持される。

【0064】次に、図7を参照しつつスペーサ20について説明する。

【0065】図7は図1のA-A'線での模式断面図であり、各部の符号は図1に対応している。

【0066】スペーサ20は絶縁性基体21の表面に帯電防止を目的とした高抵抗膜22を成膜し、かつフェースプレート17の内側（メタルバック19等）及び基板11の表面（行方向配線13または列方向配線14）に面した当接面23及び当接面23に隣接する側面部24に低抵抗膜25を成膜したもので、上記目的を達成するのに必要な数だけ、かつ必要な間隔をおいて配置され、フェースプレート17の内側及び基板11の表面に接合材26により固定される。低抵抗膜25は、スペーサ20の基体となる絶縁性基体21のシート抵抗値よりも低いシート抵抗値を有し、高抵抗膜22は、低抵抗膜25のシート抵抗値よりも高いシート抵抗値を有する。また高抵抗膜22は、絶縁性基体21の表面のうち、少なくとも気密容器内の真空中に露出している面に成膜されており、スペーサ20上の低抵抗膜25および接合材26を介して、フェースプレート17の内側（メタルバック19等）及び基板11の表面（行方向配線13または列方向配線14）に電気的に接続される。

【0067】ここで説明される態様においては、スペーサ20の形状は薄板状とし、行方向配線13上行方向配線13と平行に配置され、行方向配線13に電気的に接続されている。スペーサ20としては、基板11上の行方向配線13および列方向配線14とフェースプレート17内面のメタルバック19との間に印加される高電圧に耐えるだけの絶縁性を有し、かつスペーサ20の表面への帯電を防止する程度の導電性を有する必要がある。

【0068】スペーサ20の絶縁性基体21としては、例えば石英ガラス、Ne等の不純物含有量を減少したガラス、ソーダライムガラス、アルミナ等のセラミックス部材等が挙げられる。なお、絶縁性基体21はその熱膨張率が気密容器および基板11を成す部材と近いものが好ましい。

【0069】スペーサ20の高抵抗膜22には、高電位側のフェースプレート17（メタルバック19等）に印加される加速電圧 V_a を帯電防止膜である高抵抗膜22の抵抗値 R_s で除した電流が流される。そこで、スペー

サ20の抵抗値 R_s は帯電防止及び消費電力から、その望ましい範囲に設定される。帯電防止の観点から表面抵抗は 10^{14} [Ω/\square] 以下であることが好ましい。更には、十分な帯電防止効果を得るためには 10^{13} [Ω/\square] 以下が好ましい。尚、この表面抵抗の下限はスペーサ20の形状とスペーサ20間に印加される電圧により左右されるが、 10^7 [Ω/\square] 以上であることが好ましい。

【0070】絶縁性基体21上に形成された帯電防止膜の膜厚 t は、 $10\text{nm} \sim 1\mu\text{m}$ の範囲が望ましい。この絶縁性基体21の材料の表面エネルギーおよび基板11との密着性や基板11の温度によっても異なるが、一般的に 10nm 未満の膜厚は島状に形成され、抵抗が不安定で再現性に乏しい。一方、膜厚 t が $1\mu\text{m}$ を超えると膜応力が大きくなって膜はがれが生じるおそれが高くなり、かつ成膜時間が長くなるため生産性が悪い。

【0071】従って、帯電防止膜の膜厚は $50 \sim 500\text{nm}$ であることが望ましい。表面抵抗は、 ρ/t であり、以上に述べた表面抵抗と膜厚 t との好ましい範囲から、帯電防止膜の比抵抗 ρ は 10 [$\Omega \cdot \text{cm}$] $\sim 10^{10}$ [$\Omega \cdot \text{cm}$] が好ましい。更に表面抵抗と膜厚 t のより好ましい範囲を実現するためには、 ρ は $10^4 \sim 10^8$ [$\Omega \cdot \text{cm}$] とするのが良い。

【0072】スペーサ20は上述したように、その上に形成した帯電防止膜を電流が流れることにより、或は表示パネル全体が動作中に発熱することにより、その温度が上昇する。この帯電防止膜の抵抗温度係数が大きな負の値であると温度が上昇した時に抵抗値が減少し、スペーサ20に流れる電流が増加し、更に温度上昇をもたらす。そして電流は電流の限界を越えるまで増加し続ける。このような電流の暴走が発生する抵抗温度係数の値は経験的に負の値で絶対値が1%以上である。即ち、帯電防止膜の抵抗温度係数は-1%未満であることが望ましい。

【0073】このような帯電防止特性を有する高抵抗膜22の材料としては、例えば金属酸化物を用いることができる。金属酸化物の中でも、クロム、ニッケル、銅の酸化物が好ましい材料である。その理由はこれらの酸化物は二次電子放出効率が比較的小さく、冷陰極素子12（図1参照）から放出された電子がスペーサ20に当たった場合においても帯電しにくいためと考えられる。金属酸化物以外にも炭素は二次電子放出効率が小さく好ましい材料である。特に、非晶質カーボンが高抵抗であるため、スペーサ20の抵抗を所望の値に制御しやすい。

【0074】帯電防止特性を有する高抵抗膜22の他の材料として、アルミニウムと遷移金属合金の窒化物及びゲルマニウムと遷移金属合金の窒化物は遷移金属の組成を調整することにより、良伝導体から絶縁体まで広い範囲に抵抗値を制御できるので好適な材料である。更には後述する表示装置の作製工程において抵抗値の変化が少

なく安定な材料である。かつ、その抵抗温度係数が -1% 未満であり、実用的に使いやすい材料である。遷移金属元素としてはTi, Cr, Ta, W等があげられる。

【0075】合金窒化膜はスパッタ、窒素ガス雰囲気中での反応性スパッタ、電子ビーム 蒸着、イオンプレーティング、イオンアシスト蒸着法等の薄膜形成手段により絶縁性部材上に形成される。金属酸化膜も同様の薄膜形成法で作製することができるが、この場合窒素ガスに代えて酸素ガスを使用する。その他、CVD法、アルコキシド塗布法でも金属酸化膜を形成できる。カーボン膜は蒸着法、スパッタ法、CVD法、プラズマCVD法で作製され、特に非晶質カーボンを作製する場合には、成膜中の雰囲気中に水素が含まれるようにするが、成膜ガスに炭化水素ガスを使用する。

【0076】スペーサ20を構成する低抵抗膜25は、高抵抗膜22を高電位側のフェースプレート17（メタルバック19等）及び低電位側の基板11（行方向配線13、列方向配線14等）と電気的に接続するために設けられたものであり、以下では、中間電極層（低抵抗膜）という名称も用いる。

【0077】中間電極層（低抵抗膜）は以下に列挙する複数の機能を有するものである。

【0078】高抵抗膜22をフェースプレート17及び基板11と電気的に接続
既に述べたように、高抵抗膜22はスペーサ20表面での帯電を防止する目的で設けられたものであるが、高抵抗膜22をフェースプレート17（メタルバック19等）及び基板11（行方向配線13、列方向配線14等）と直接或いは接合材25を介して接続した場合、接続部界面に大きな接触抵抗が発生し、スペーサ20の表面に発生した電荷を速やかに除去できなくなる可能性がある。そこで、フェースプレート17、基板11及び接合材25と接触するスペーサ20の当接面23或いは側面部24に低抵抗の低抵抗膜25を設けることにより、スペーサ20の表面に発生した電荷を速やかに除去することができるようになる。

【0079】高抵抗膜22の電位分布の均一化
冷陰極素子12より放出された電子は、フェースプレート17と基板11の間に形成された電位分布に従って電子軌道を成す。スペーサ20の近傍で電子軌道に乱れが生じないようにするためには、高抵抗膜22の電位分布を全域に亘って制御する必要がある。高抵抗膜22をフェースプレート17（メタルバック19等）及び基板11（行方向配線13、列方向配線14等）と直接或いは接合材25を介して接続した場合、接続部界面の接触抵抗のために接続状態のむらが発生し、高抵抗膜22の電位分布が所望の値からずれてしまう可能性がある。そこで、スペーサ20がフェースプレート17及び基板11と当接するスペーサ端面（当接面23或いは側面部24）の全長域に低抵抗の低抵抗膜25を設け、この低抵抗

膜25に所望の電位を印加することによって、高抵抗膜22全体の電位を制御可能となる。

【0080】放出電子の軌道の制御
冷陰極素子12より放出された電子は、フェースプレート17と基板11の間に形成された電位分布に従って電子軌道を成す。スペーサ20近傍の冷陰極素子12から放出された電子に関しては、スペーサ20を設置することに伴う制約（配線、素子位置の変更等）が生じる場合がある。このような場合、歪みやむらの無い画像を形成するためには、放出された電子の軌道を制御してフェースプレート17上の所望の位置に電子を照射する必要がある。フェースプレート17及び基板11と当接する面の側面部24に低抵抗の低抵抗膜25を設けることにより、スペーサ20近傍の電位分布に所望の特性を持たせ、放出された電子の軌道を制御することが出来る。

【0081】低抵抗膜25は、高抵抗膜22に比べ十分に低い抵抗値を有する材料を選択すればよく、Ni, Cr, Au, Mo, W, Pt, Ti, Al, Cu, Pd等の金属、あるいは合金、及びPd, Ag, Au, RuO₂, Ag-PbO等の金属や金属化合物とガラス等から構成される印刷導体、或は、SnO₂微粒子をSb等でドーピングした導電性微粒子をシリカまたは酸化珪素の末端をアルキル、アルコキシ、フッ素等で置換したバインダーに分散させた導電性微粒子分散膜、あるいはIn₂O₃-SnO₂等の透明導体及びポリシリコン等の半導体材料等より適宜選択される。

【0082】接合材26は、スペーサ20が行方向配線13およびメタルバック19と電気的に接続するように、導電性をもたせる必要がある。即ち、導電性接合材や金属粒子や導電性フィラーを添加したフリットガラスが好適である。

【0083】以上、高抵抗膜22及び低抵抗膜25を設けたスペーサ20について説明したが、スペーサ20の基板自身が高抵抗膜22と同等のシート抵抗値を有する場合には、必ずしも高抵抗膜22は設けなくてもよい。また、本実施形態では、図7に示したように、低抵抗膜25をフェースプレート17側の端面及びリアプレート15側の端面に設けた例を示したが、上述した低抵抗膜25の3つの機能（高抵抗膜22の電気的接続、高抵抗膜22の電位分布均一化、放出電子軌道の制御）を満たすものであれば、必ずしも両端面に設けなくてもよく、いずれか一方の端面のみに設けてもよい。

【0084】以上説明した表示パネルを用いた画像表示装置は、行配線端子Dx1~Dxm、列配線端子Dy1~Dynを通じて各冷陰極素子12に電圧を印加すると、冷陰極素子12から電子が放出される。それと同時にメタルバック19に高圧端子Hvを通じて数百[V]ないし数千[kV]の高圧を印加して、それら放出された電子をフェースプレート17方向に加速し、フェースプレート17の内面に衝突させる。これにより蛍光膜18の各色の

蛍光体が励起されて発光し、画像が表示される。通常、冷陰極素子12として表面伝導型放出素子を用いた場合、冷陰極素子12への印加電圧は12~16[V]程度、メタルバック19と冷陰極素子12との距離dは0.1[mm]から8[mm]程度、メタルバック19と冷陰極素子12間の電圧は0.1[kV]から10[kV]程度である。

【0085】以上、本実施形態の表示パネルの基本構成と製法、及び画像表示装置の概要を説明した。

【0086】次に、本実施形態の表示パネルに用いたスペース20の製造方法、特に低抵抗膜25の形成方法について説明する。

【0087】上述したように、スペース20は、リアプレート15及びフェースプレート17の寛形あるいは破損を防止する耐大気圧構造としての機能の他に、冷陰極素子12から放出された電子の軌道を制御する機能、スペース表面での沿面放電を防止する機能（帯電防止機能）が要求される。これらの機能を満足させるために、絶縁性基体21の材料及び表面の電気的特性を含めたスペース20の構造、及びその製造方法として、種々の例が考えられる。特に、低抵抗膜25は、放出された電子の軌道を制御する機能を有するので、スペース20の端部に高精度に形成する必要がある。

【0088】そこで本発明では、この低抵抗膜25の形成を、印刷法によって低抵抗膜25の材料を塗布し、それを加熱して定着させることによって行っている。

【0089】印刷法としてはスクリーン印刷やオフセット印刷を用いることができ、これにより、表示パネル内の電場を所望の条件に制御する際に必要となる低抵抗膜25の加工精度を良好にするとともに、生産性を確保することが可能となる。ここで用いられる印刷装置としては、所望の低抵抗膜25を形成できるものであれば特に限定されず、数 μm ~数百 μm 程度の範囲で印刷領域の制御が可能でかつ大面積にわたって均一に印刷面を形成することができるものであればよい。また、印刷に用いられる印刷版は、印刷面が焼成工程までに乾燥しないようにNMP（ノルマル-メチル-ピロリドン）などの高沸点溶剤に対して化学的耐性を有し、溶剤の選択的な侵食が起きないものを用いることが好ましい。具体的には、スクリーン印刷では、ステンレス等の金属製メッシュ版を用いることができ、オフセット印刷では、凸型オフセット印刷版として感光性のスチレン系ゴム版などを用いることができるが、これらに限らず、使用溶剤、基板11の表面エネルギー、プロセス雰囲気等により適宜、選択される。

【0090】また、低抵抗膜25を形成するために用いる印刷溶剤としては、特定の材料に限定されないが、所望の抵抗値を得る為の材料を水、溶剤等に分散または溶解した液として有機金属化合物溶液および有機金属錯体を含有する溶液等があり、選択される材料種として

は、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Te、W、Pb等の金属、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃等の酸化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、Gd₂B₄等の硼化物、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、カーボン等が挙げられる。

【0091】また、形成された低抵抗膜25の膜構造は、結晶質、非晶質、多結晶等の構造のいずれでもよく、低抵抗性や基板11との密着性を向上する為に微粒子が分散された微粒子膜を用いる事もできる。なお、ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接あるいは重なり合った状態（島状も含む）の膜をも指しており、微粒子の一次粒径は、数A~数千A、好ましくは50A~800Aである。

【0092】なお、印刷による低抵抗膜25の形成を良好に行うために、印刷を行う前に絶縁性基体21を洗浄することが好ましい。

【0093】さらには、スペース20の絶縁性基体21として、その材料が、石英ガラス、Ne等の不純物含有量を減少させたガラス、青板ガラス、SiO₂を表面に形成したガラス基板およびアルミナ等のセラミックス基板等から選択する事が可能であるが、パネル組み立て中の熱的ストレスによるスペース20の転倒を避けるため、リアプレート15及びフェースプレート17との熱膨張率に大きな差が無い材料を選ぶ事が好ましい。また、特にスペース20は、板状、柱状、円柱状などの形状が印刷法において選択することが考えられ、これらの必要な形状を得る為に、シート整形、ファイバ整形など種々の方法が選択できる。

【0094】また、スペース20を所望の大きさとするには、シート状あるいはファイバ状の基体を、基板11とメタルバック19との間隔や基板11の面積に応じた所定の大きさに切断した絶縁性基体21を用いる。この際、低抵抗膜25の形成は、基体を切断した後に行ってもよいし、切断する前に行ってもよい。すなわち、図8に示すように、基体を洗浄し（ステップ101）、洗浄された基体の所定の部位に印刷によって低抵抗膜25を形成した後（ステップ102）、加熱により低抵抗膜25を定着し（ステップ103）、その後、基体を所望の大きさに切断する（ステップ104）方法と、図9に示すように、始めに基体を所望の大きさに切断しておく（ステップ111）、これを洗浄した後（ステップ112）、切断された基体の所定の部位に印刷によって低抵抗膜25を形成し（ステップ113）、この低抵抗膜25を加熱により定着させる（ステップ114）方法とがある。

【0095】生産効率を向上させる点からは、図8に示したように、表示パネルの耐大気圧構造上の理由等から規定されるスペース形状に加工される以前の段階において、シート状の基体に印刷処理を行い、焼成乾燥処理を経て、低抵抗膜形成後に、所望の大きさに分割したほうが、数100 μ m以下のサイズの印刷パターンを一括して高精度に形状規定することが可能となり、好ましい。

【0096】さらには、スペース20のベースとなる上記の基体の印刷領域に楔状、テーパー状等の切れ込み処理（溝加工）を行うことで、印刷面の側面から底面への回り込み効果を期待することができ、底面と側面の両方の領域を同時に被覆することが可能となり、底面と側面の膜の連続性が良好となる点において、低抵抗膜25の本来の機能であるスペース上の導電膜と上下基板との電気的コンタクトをより良好にすることが可能となる。

【0097】基体への溝の加工は、基体の切断工程及び印刷工程の前に行われることはもちろんであるが、特に洗浄工程がある場合には、溝加工による切り屑を除去するために洗浄工程の前に行うのが好ましい。すなわち、図10に示すように、低抵抗膜25を印刷し（ステップ123）、定着した後（ステップ124）、基体を切断する（ステップ125）場合には、基体の低抵抗膜25の印刷領域に予め溝を形成しておき（ステップ121）、この基体を洗浄した後（ステップ122）、低抵抗膜25を印刷する（ステップ123）。また、図11に示すように、基体を切断した後（ステップ132）、切断した基体を洗浄し（ステップ133）、低抵抗膜25を印刷し（ステップ134）、定着する（ステップ135）場合には、基体の切断前に溝を形成する（ステップ131）。

【0098】さらに、低抵抗膜25を印刷した後、基体を切断してスペース20を作製する場合、切断面は絶縁性基体21が露出することになる。そこで、図12に示すように、基体を切断した後（ステップ144）、当接面23に相当する切断面に、低抵抗膜25と等しい電気特性を有する第2の低抵抗膜を形成する低抵抗膜被覆処理を行う（ステップ145）ことにより、より良好な電気的接合を得るための低抵抗膜の被覆が得られる。

【0099】切断面に対して低抵抗膜を被覆する方法は特に限定されないが、真空減圧工程を必要としない液相形成法が生産効率の点からは好適である。具体的には、（工程A）：低抵抗膜材料を含む印刷液を展開板上に展開し塗工する工程

（工程B）：展開した印刷液に基体の切断面を接触させ浸漬させる工程

（工程C）：印刷液から基体を引き離し、切断面に転写させる工程とを有する浸漬転写法や、

（工程a）：低抵抗膜材料を含む印刷液を回転可能な転写部材に付与する工程

（工程b）：基体の切断面に転写部材を接触させ、回転

させることにより基体の端面に印刷液を転写させる工程

（工程c）：転写部材を基体から引き離す工程とを有する回転転写法が挙げられる。

【0100】この回転転写法は、具体的には、例えば図26に示す装置を用い、以下のようにして行うことができる。まず、図26（a）に示すように、展開板701上に印刷液705をスピンコート法などにより展開しておき、印刷版703が巻き付けられたドラム702をこの印刷液705上で回転させながら移動させることにより、印刷版703に印刷液705を付与する。

【0101】次いで、図26（b）に示すように、支持台706上に、所望の形状に加工された絶縁性基体707を、当接面を上に向けて支持し、印刷液705が付与された印刷版703を絶縁性基体707の当接面に接触させながらドラム702を回転させることにより、絶縁性基体707に印刷液705を転写する。

【0102】そして、絶縁性基体707の長手方向全域にわたってドラム702を移動させたら、図26（c）に示すように、ドラム702を絶縁性基体707から離間させる。これにより、絶縁性基体707の当接面のみに低抵抗膜が印刷される。なお、その後、絶縁性基体707をひっくり返して同様の手順を繰り返すことで、絶縁性基体707の両端の当接面に低抵抗膜を印刷することができる。

【0103】ここで、スペース20の当接面23とは、表示パネルの上下基板すなわちフェースプレート17及びリアプレート15に直接もしくは間接的に固定される面を意味し、側面とは、その法線上に電子線放出素子もしくは放出電子線の軌道が存在する面であり、多くの場合、帯電の緩和を考慮すると高抵抗膜が形成されていることが好ましく、その面の法線はフェースプレート17及びリアプレート15にほぼ平行に配置される。

【0104】また、低抵抗膜25の印刷の前に基体の形状加工を行った場合には、切断面における絶縁面露出に対する被覆処理をあらためて行う必要が低い点で有利となるなどの特徴を有する。

【0105】この場合、低抵抗膜25を形成する場合の印刷面について、側面と当接面間を跨ぐような印刷領域を同時に形成する事ができれば、側面と当接面の両方を印刷する場合に比較して印刷工程数を減らしてのプロセスコストを抑制する事ができる。そのためには、絶縁性基体21の当接面23とそれに隣接する側面との境界領域（エッジ部）における断面形状に実質的に鋭角な断面が存在しないこと、すなわちエッジ部が鈍角または曲面に加工されていることが好ましい。さらには、その低抵抗膜形成部付近の基体面の表面積が垂直加工したものの面積に対して小であることが好ましく、さらに組み立て精度を確保する目的から底面を確保する必要があり基体の断面積の下限が規定される。すなわち、図13に示す

ように、低抵抗膜25が形成される領域での絶縁性基体21の最大厚さを t 、低抵抗膜25の高さを h 、低抵抗膜25の断面内周長(断面のうち絶縁性基体21と接触している長さ)を s としたとき、以下の

$$(t/2 + 4h/2) \times s/2 \times (t + 2h) \times 2 \quad \text{式(1)}$$

を満足することが好ましい。

【0106】上記の形状を得るための具体的な手法としては、膜の連続性、及び当接面と側面との間の電気的接合が良好であれば、如何なる手段を用いてもよいが、絶縁性基体21としてガラスを用いる場合には、簡便なる手段として、加熱延伸成形を用いることができる。

【0107】加熱延伸成形による絶縁性基体21の加工は、例えば、図14に示す加熱延伸装置を用いて行うことができる。

【0108】まず、作製すべき絶縁性基体21の断面と相似形状を有する長尺の母材501を用意する。このとき、絶縁性基体21の断面積を s_1 、母材の断面積を s_2 とすると、 s_1 と s_2 とは $(s_1/s_2) < 1$ の関係が成立する。

【0109】次いで、母材501の長手方向の中間部をヒータ502により軟化点以上の温度まで加熱するとともに、加熱前の一方の端部を延伸ローラ504によりヒータ502側に速度 v_2 で送り出し、他方の端部を延伸ローラ503により速度 v_2 と同方向に速度 v_1 で引き出す。このとき、速度 v_1 、 v_2 は、 $s_1 \times v_1 = s_2 \times v_2$ を満たすように設定される。すなわち、母材501が延伸ローラ503により引き出されることで、母材501の断面積が s_1 となる。また、このときの加熱温度は、ガラスの種類や加工形状にもよるが、通常は500〜700℃とする。

【0110】このようにして加熱延伸された母材501を、冷却後、カッタ505により所望の長さに切断し、絶縁性基体21を作製する。絶縁性基体21を加熱延伸成形法を用いて作製する場合、加熱延伸された母材501は、その四隅に、微小ではあるが、切断によって絶縁性基体21を作製した場合に比べて曲率半径が大きなR処理を施したのと同様の形状のものが得られる。

【0111】また、切り出し、または削り出した絶縁性基体21のエッジに対して、低抵抗膜25の連続性を確保する目的で、後処理としてR加工またはテーパ処理を施してもよい。このときの具体的な手段としては、サンドブラスト、レーザースクライブ、ウォータージェット、スクライブカット、研磨、弗酸等によるケミカルエッチング処理等を用いることができる。

【0112】絶縁性基体21のエッジのR加工の曲率半径の加工範囲は、絶縁性基体21の厚み t に対して、 $t/2$ 以下の良好な連続面を形成することができるが、経験的により好ましくは、 $t \times 1/100$ 以上の曲率半径を持つことにより、膜の連続性と組み立て精度を満足することが可能となる。なお、図15(a)は、本発明の

実施形態に適用可能なスペーサの端部の断面形状の一例を示す図で、図15(a)の(1)、(2)は、コーナ部を1方向のC面取りした形状を示している。また(3)は2方向に面取りした形状を示し、(4)はR形状にした場合を示している。更に、図15(b)の(1)〜(4)のそれぞれは、図15(a)の(1)〜(4)のそれぞれに対応して形成された低抵抗膜の一例を示している。

【0113】また、配線との短絡や絶縁性基体のエッジ付近における低抵抗膜の突起形状が放電要因になる場合など、必要に応じて、部分的に低抵抗膜が形成されていない部分を作る事も有効である。この具体的手法としては、特に下記に限定されないが、低抵抗膜に対応したエッチングプロセス、レーザーリベアによる除去、又はフォトリソグラフィ、又はリフトオフプロセスによるパターンニング形成、マスクによる塗工液部分展開等を適用することができる。

【0114】また、前記印刷法による低抵抗膜を設けたスペーサが高抵抗膜を有することにより、スペーサ表面の帯電を抑え、結果として、発光点のずれの無い良好な画像が得られる。より好ましくは、前述したように、高抵抗膜が $10^7[\Omega/\square] \sim 10^{14}[\Omega/\square]$ のシート抵抗値を有することで、帯電と上下基板間の電流消費および発熱を抑えることが可能となる。また、低抵抗膜の抵抗値は、上下基板との電気的接合を良好にする目的から、そのシート抵抗として前記高抵抗膜の抵抗値の $1/10$ 以下であり、かつ $10^7[\Omega/\square]$ 以下である事が望ましい。さらには、電子放出素子は、冷陰極素子であり、さらには、電極間に電子放出部を含む導電性膜を有する電子放出素子であり、さらに、表面伝導型電子放出素子であることを特徴とすることが素子の構造が簡単でかつ高輝度がえられることからより好ましい。

【0115】次に、本実施の形態の表示パネルに用いたマルチ電子源の製造方法について説明する。本実施形態の画像表示装置に用いるマルチ電子源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。従って、例えば表面伝導型放出素子やF型、あるいはMIM型などの冷陰極素子を用いることができる。但し、表示画面が大きくても安価な表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも表面伝導型放出素子が特に好ましい。即ち、F型ではエミッタコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術が必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。また、MIM型では、絶縁層と上電極の膜厚を薄くしてしかも均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。

【0116】また本発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見出している。従って、高輝度で大画面の画像表示装置のマルチ電子源に用いるには最も好適であると言える。そこで、本実施形態の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子源の構造について述べる。

【0117】（表面伝導型放出素子の好適な素子構成と製法）電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

【0118】（平面型の表面伝導型放出素子）まず最初に、本実施の形態の平面型の表面伝導型放出素子の素子構成と製法について説明する。

【0119】図16に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)及び断面図(b)である。図中、1101は基板、1102、1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

【0120】基板1101としては、例えば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、或は上述の各種基板の上に例えばSiO₂を材料とする絶縁層を積層した基板、などを用いることができる。

【0121】また、基板1101上に基板面と平行に対向して設けられた素子電極1102、1103は、導電性を有する材料によって形成されている。例えば、Ni、Cr、Au、Mo、W、Pt、Ti、Cu、Pd、Ag等をはじめとする金属、或はこれらの金属の合金、或はIn₂O₃-SnO₂をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。素子電極1102、1103を形成するには、例えば真空蒸着などの製膜技術とフォトリソグラフィ、エッチングなどのパターニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法（例えば印刷技術）を用いて形成してもさしつかえない。

【0122】素子電極1102、1103の形状は、この電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔は通常は数百Åから数百μmの範囲から適当な数値を選んで設計されるが、中でも表示装置に応用するために好ましいのは数μmより数十μmの範囲である。また、素子電極1102、1103の厚さdについては、通常は数百Åから数μmの範囲から適

当な数値が選ばれる。また、導電性薄膜1104の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜（島状の集合体も含む）のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、或は微粒子が互いに隣接した構造か、或は微粒子が互いに重なり合った構造が観測される。

【0123】微粒子膜に用いた微粒子の粒径は、数Åから数千Åの範囲に含まれるものであるが、中でも好ましいのは10Åから200Åの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。即ち、素子電極1102、1103と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件、などである。具体的には、数Åから数千Åの範囲のなかで設定するが、中でも好ましいのは10Åから500Åの間である。

【0124】また、微粒子膜を形成するのに用いられる材料としては、例えば、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Te、W、Pb、などをはじめとする金属や、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃、などをはじめとする酸化物や、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、Gd₄B₄、などをはじめとする硼化物や、TiC、ZrC、HfC、TaC、SiC、WC、などをはじめとする炭化物や、TiN、ZrN、HfN、などをはじめとする窒化物や、Si、Ge、などをはじめとする半導体や、カーボン、などがあげられ、これらの中から適宜選択される。

【0125】以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、10³~10⁷ [Ω/□] の範囲に含まれるよう設定した。

【0126】なお、導電性薄膜1104と素子電極1102、1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なり合うような構造をとっている。その重なり方は、図16の例においては、下から、基板1101、素子電極1102、1103、導電性薄膜1104の順序で積層したが、場合によっては下から基板1101、導電性薄膜1104、素子電極1102、1103、の順序で積層しても差し支えない。

【0127】また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜1104よりも高抵抗な性質を有している。この亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成される。亀裂内には、数Åから数百Åの粒径の微粒子を配置する場合がある。なお、実際の電子放出部1105の位置や形状を精密かつ正確に図示するのは困難な

ため、図16においては模式的に示した。

【0128】また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105及びその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化処理を行うことにより形成する。薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500Å以下とするが、300Å以下とするのが更に好ましい。なお、実際の薄膜1113の位置や形状を精密に図示するのは困難なため、図16においては模式的に示した。また、平面図(e)においては、薄膜1113の一部を除去した素子を図示した。

【0129】以上、好ましい冷陰極素子の基本構成を述べたが、本実施形態においては以下のような素子を用いた。

【0130】即ち、基板1101には青板ガラスを用い、素子電極1102、1103にはNi薄膜を用いた。素子電極1102、1103の厚さdは1000Å、電極間隔Lは2μmとした。

【0131】微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約100Å、幅Wは100μmとした。

【0132】次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。

【0133】図17(a)～(e)は、表面伝導型放出素子の製造工程を説明するための断面図で、各部分の表記は図16と同一である。

【0134】(1)まず、図17(a)に示すように、基板1101上に素子電極1102、1103を形成する。これらを形成するにあたっては、予め基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極1102、1103の材料を堆積させる。(堆積する方法としては、例えば、蒸着法やスパッタ法などの真空成膜技術を用いればよい)。その後、堆積した電極材料を、フォトリソグラフィ・エッチング技術を用いてパターンニングし、一対の素子電極1102、1103を形成する。

【0135】(2)次に、図17(b)に示すように、導電性薄膜1104を形成する。この導電性薄膜1104を形成するにあたっては、まず、素子電極1102、1103を形成した基板1101に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィ・エッチングにより所定の形状にパターンニングする。ここで、有機金属溶液とは、導電性薄膜1104に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である。(具体的には、本実施形態では主要元素としてPdを用いた。また、塗布方法として、本実施形態ではディッピング法を用いたが、それ以外の例えばスピナー法やスプレー法を用いてもよ

い)。

【0136】また、微粒子膜で作られる導電性薄膜1104の成膜方法としては、本実施形態で用いた有機金属溶液の塗布による方法以外の、例えば真空蒸着法やスパッタ法、或は化学的気相堆積法などを用いる場合もある。

【0137】(3)次に、図17(c)に示すように、フォーミング用電源1110から素子電極1102、1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、導電性薄膜1104に電子放出部1105を形成する。

【0138】通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜1104のうち電子放出を行うのに好適な構造に変化した部分(即ち電子放出部1105)においては、薄膜に適当な亀裂が形成されている。なお、電子放出部1105が形成される前と比較すると、形成された後は素子電極1102、1103の間で計測される電気抵抗は大幅に増加する。

【0139】通電方法をより詳しく説明するために、図18に、フォーミング用電源1110から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜1104をフォーミングする場合にはパルス状の電圧が好ましく、本実施形態の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値V_{off}を、順次昇圧した。また、電子放出部1105の形成状況をモニタするためのモニタパルスP_mを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

【0140】本実施形態においては、例えば10⁻⁵ [torr] 程度の真空雰囲気下において、例えばパルス幅T1を1 [ミリ秒]、パルス間隔T2を10 [ミリ秒]とし、波高値V_{off}を1パルスごとに0.1 [V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニタパルスP_mを挿入した。フォーミング処理に悪影響を及ぼさないように、モニタパルスの電圧V_{pm}は0.1 [V]に設定した。そして、素子電極1102、1103の間の電気抵抗が1×10⁶ [Ω]になった段階、即ちモニタパルス印加時に電流計1111で計測される電流が1×10⁻⁷ [A]以下になった段階で、フォーミング処理に係る通電を終了した。

【0141】なお、上記の方法は、本実施形態の表面伝導型放出素子に関する好ましい方法であり、例えば微粒子膜の材料や膜厚、或は素子電極間隔など表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0142】(4)次に、図17(d)に示すように、活性化用電源1112から素子電極1102、1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。この通電活性化処理とは、通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。(図においては、炭素もしくは炭素化合物よりなる堆積物を薄膜1113として模式的に示した。)なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0143】具体的には、10-4~10-5 [torr]の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500 [Å]以下、より好ましくは300 [Å]以下である。

【0144】この通電方法をより詳しく説明するために、図19(a)に、活性化用電源1112から印加する適宜の電圧波形の一例を示す。本実施形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧 V_{eo} は14 [V]、パルス幅 T_3 は1 [ミリ秒]、パルス間隔 T_4 は10 [ミリ秒]とした。なお、上述の通電条件は、本実施形態の表面伝導型電子放出素子に関する好ましい条件であり、表面伝導型電子放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0145】図17(d)に示す符号1114は、この表面伝導型電子放出素子から放出される放出電流 I_e を捕捉するためのアノード電極で、直流高電圧電源1115及び電流計1116が接続されている。なお、基板1101を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極1114として用いる。活性化用電源1112から電圧を印加する間、電流計1116で放出電流 I_e を計測して通電活性化処理の進行状況をモニタし、活性化用電源1112の動作を制御する。

【0146】電流計1116で計測された放出電流 I_e の一例を図19(b)に示すが、活性化用電源1112からパルス電圧を印加し始めると、時間の経過とともに放出電流 I_e は増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流 I_e がほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

【0147】なお、上述の通電条件は、本実施形態の表面伝導型電子放出素子に関する好ましい条件であり、表面伝導型電子放出素子の設計を変更した場合には、それに応じて

条件を適宜変更するのが望ましい。

【0148】以上のようにして、図17(e)に示す平面型の表面伝導型電子放出素子を製造した。

【0149】(垂直型の表面伝導型電子放出素子)次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型電子放出素子のもうひとつの代表的な構成、即ち垂直型の表面伝導型電子放出素子の構成について説明する。

【0150】図20は、垂直型の表面伝導型電子放出素子の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202、1203は素子電極、1206は座差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜である。

【0151】この垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が座差形成部材1206上に設けられており、導電性薄膜1204が座差形成部材1206の側面を被覆している点にある。従って、図16の平面型における素子電極間隔 L は、垂直型においては座差形成部材1206の座差高 L_s として設定される。なお、基板1201、素子電極1202、1203、微粒子膜を用いた導電性薄膜1204、については、平面型の説明中に列挙した材料を同様に用いることが可能である。また、座差形成部材1206には、例えば SiO_2 のような電気的に絶縁性の材料を用いる。

【0152】次に、垂直型の表面伝導型電子放出素子の製法について説明する。図21(a)~(f)は、垂直型の表面伝導型電子放出素子の製造工程の一例を説明するための断面図であり、各部分の表記は図20と同一である。

【0153】(1)まず、図21(a)に示すように、基板1201上に一方の素子電極1203を形成する。

【0154】(2)次に、図21(b)に示すように、座差形成部材1206を形成するための絶縁層1206'を積層する。絶縁層1206'は、例えば SiO_2 をスパッタ法で積層すればよいが、例えば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

【0155】(3)次に、図21(c)に示すように、絶縁層1206'の上に他方の素子電極1202を形成する。

【0156】(4)次に、絶縁層1206'の一部を、例えばエッチング法を用いて除去し、図21(d)に示すように、素子電極1203を露出させて座差形成部材1206を形成する。

【0157】(5)次に、図21(e)に示すように、微粒子膜を用いた導電性薄膜1204を形成する。導電性薄膜1204を形成するには、平面型の場合と同様に、例えば塗布法などの成膜技術を用いればよい。

【0158】(6)次に、平面型の場合と同様に通電フ

オーミング処理を行い、電子放出部1205を形成する。(図17(c)を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい。)

(7)次に、平面型の場合と同様に通電活性化処理を行い、電子放出部1205の近傍に炭素もしくは炭素化合物を堆積させて薄膜1213を形成する。(図17

(d)を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。)

以上のようにして、図21(f)に示す垂直型の表面伝導型放出素子を製造した。

【0159】(表示装置に用いた表面伝導型放出素子の特性)以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0160】図22は、本実施形態の表示装置に用いた表面伝導型放出素子の、放出電流 I_e と素子印加電圧 V_f との関係、及び素子電流 I_f と素子印加電圧 V_f との関係の典型的な例を示す図である。なお、放出電流 I_e は素子電流 I_f に比べて著しく小さく、同一尺度で図示するのが困難である。うえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2本のグラフは各々任意単位で図示した。

【0161】この表示装置に用いた表面伝導型放出素子は、放出電流 I_e に関して以下に述べる3つの特性を有している。

【0162】第1に、ある電圧(閾値電圧 V_{th})以上の大きさの電圧を素子に印加すると急激に放出電流 I_e が増加するが、一方、閾値電圧 V_{th} 未満の電圧では放出電流 I_e はほとんど検出されない。即ち、放出電流 I_e に関して、明確な閾値電圧 V_{th} を持った非線形素子である。

【0163】第2に、放出電流 I_e は素子に印加する電圧 V_f に依存して変化するため、電圧 V_f で放出電流 I_e の大きさを制御できる。

【0164】第3に、素子に印加する電圧 V_f に対して素子から放出される電流 I_e の応答速度が速いため、電圧 V_f を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0165】以上のような特性を有するため、この実施形態の表面伝導型放出素子を表示装置に好適に用いることができた。例えば多数の素子を表示画面の画素に対応して設けた表示装置において、上述の第1の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。即ち、駆動中の素子には所望の発光輝度に応じて閾値電圧 V_{th} 以上の電圧を適宜印加し、非選択状態の素子には閾値電圧 V_{th} 未満の電圧を印加する。こうして駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0166】また、第2の特性がまたは第3の特性を利用することにより、発光輝度を制御することができるた

め、諸調表示を行うことが可能である。

【0167】これら表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子源の構造は、前述の図2及び図3に示す通りである。

【0168】次に図23を参照して、表面伝導型放出素子を配列した表示パネルを含む画像表示装置の構成について説明する。

【0169】図23において、表示パネル201は、表示パネル201内の行配線と接続された行配線端子 $D_{x1} \sim D_{xM}$ 、同じく表示パネル201の列配線と接続された列配線端子 $D_{y1} \sim D_{yN}$ を介して外部の駆動回路に接続されている。このうち行配線端子 $D_{x1} \sim D_{xM}$ には、この表示パネル201に設けられているマルチ電子源、即ちM行N列のマトリクス状に配線された表面伝導型放出素子を、1行ずつ順次選択して駆動するための走査信号が、走査回路202から入力される。一方、列配線端子 $D_{y1} \sim D_{yN}$ には、走査回路202から行配線に印加された走査信号により選択された一行の表面伝導型放出素子の各素子から放出される電子を、入力された映像信号に応じた制御するための変調信号が印加される。

【0170】制御回路203は、外部より入力される映像信号に基づいて適切な表示が行われるように各部の動作タイミングを整合させる働きを持つものである。ここで外部より入力される映像信号220には、例えばNTSC信号のように画像データと同期信号が複合されている場合と、予め両者が分離されている場合とがあるが、ここでは後者の場合で説明する。尚、前者の映像信号に対しては、良く知られる同期分離回路を設けて画像データと同期信号 T_{sync} とを分離し、画像データをシフトレジスタ204に、同期信号を制御回路203に入力すれば本実施形態と同様に扱うことが可能である。

【0171】ここで制御回路203は、外部より入力される同期信号 T_{sync} に基づいて各部に対して水平同期信号 T_{scan} 、及びラッチ信号 T_{lry} 、シフト信号 T_{sft} 等の各制御信号を発生する。

【0172】外部より入力される映像信号に含まれる画像データ(輝度データ)はシフトレジスタ204に入力される。このシフトレジスタ204は、時系列的にシリアルに入力される画像データを画像の1ラインを単位としてシリアル/パラレル変換するためのもので、制御回路203より入力される制御信号(シフト信号) T_{sft} に同期して画像データをシリアルに入力して保持する。こうしてシフトレジスタ204でパラレル信号に変換された1ライン分の画像データ(電子放出素子N素子分の駆動データに相当)は、並列信号 $I_{d1} \sim I_{dN}$ としてラッチ回路205に出力される。

【0173】ラッチ回路205は、1ライン分の画像データを必要時間の間だけ記憶して保持するための記憶回路であり、制御回路203より送られる制御信号 T_{lry} に従って並列信号 $I_{d1} \sim I_{dN}$ を記憶する。こうしてラッ

子回路205に記憶された画像データは、並列信号1'd1~1'dNとしてパルス幅変調回路206に出力される。パルス幅変調回路206は、これら並列信号1'd1~1'dNに応じて一定の振幅（電圧値）で、画像データ（1'd1~1'dN）に応じてパルス幅を変調した電圧信号を1'd1~1'dNとして出力する。

【0174】より具体的には、このパルス幅変調回路206は、画像データの輝度レベルが大きい程、パルス幅の広い電圧パルスを出すもので、例えば最大輝度に対して30μ秒、最低輝度に対して0.12μ秒となり、かつその振幅が7.5[V]の電圧パルスを出す。この出力信号1'd1~1'dNは表示パネル201の列配線端子Dy1~DyNに印加される。

【0175】また表示パネル201の高圧端子Hvには、加速電圧源209から、例えば5KVの直流電圧Vaが供給される。

【0176】次に、走査回路202について説明する。この回路202は、内部にM個のスイッチング素子を備えるもので、各スイッチング素子は、直流電圧源Vxの出力電圧もしくは0[V]（グラウンドレベル）のいずれか一方を選択し、表示パネル201の端子Dx1~DxMと電気的に接続するものである。これらスイッチング素子の切り換えは、制御回路203が出力する制御信号Tscanに基づいて行われるが、実際には例えばFETのようなスイッチング素子を組合わせる事により容易に構成することが可能である。なお、直流電圧源Vxは、図22に例示した電子放出素子の特性に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧Vth電圧以下となるよう、一定電圧を出力するよう設定されている。また、制御回路203は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる働きをもつものである。

【0177】尚、シフトレジスタ204やラインメモリ205は、デジタル信号式のものでもアナログ信号式のものでも採用できる。即ち、画像信号のシリアル/パラレル変換や記憶が所定の速度で行われればよいからである。

【0178】このような構成をとりうる本実施形態の画像表示装置においては、各電子放出素子に、容器外端子Dx1~DxM、Dy1~DyNを介して電圧を印加することにより、電子放出が生じる。また高圧端子Hvを介してメタルバック19あるいは透明電極（不図示）に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜18に衝突し、発光が生じて画像が形成される。

【0179】ここで述べた画像表示装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の思想に基づいて種々の変形が可能である。入力信号についてはNTSC方式を挙げたが、入力信号はこれに限るものではなく、PAL、SECAM方式などの他、これらより多数の走査線からなるTV信号（MUSE方式をは

じめとする高品位TV）方式をも採用できる。

【0180】（はしご型電子源の場合）次に、前述のはしご型配置電子源基板およびそれを用いた画像表示装置について図24および図25を用いて説明する。

【0181】図24において、1110は電子源基板、1111は電子放出素子、1112のDx1~Dx10は前記電子放出素子1112に接続する共通配線である。電子放出素子1111は、基板1110上に、X方向に並列に複数個配置される（これを素子行と呼ぶ）。この素子行を複数個基板1110上に配置し、はしご型電子源基板となる。各素子行の共通配線間に適宜駆動電圧を印加することで、各素子行を独立に駆動することが可能になる。すなわち、電子ビームを放出させる素子行には、電子放出閾値以上の電圧の電子ビームを、放出させない素子行には電子放出閾値以下の電圧を印加すればよい。また、各素子行間の共通配線Dx2~Dx3を、例えばDx2、Dx3を同一配線とするようにしてもよい。

【0182】図25は、はしご型配置の電子源を備えた画像形成装置の表示パネルの構造を示す図である。同図において、1120はグリッド電極、1121は電子が通過するための空孔、1122はDox1、Dox2、・・・、DoxMよりなる容器外端子、1123はグリッド電極1120と接続されたG1、G2、・・・、GMからなる容器外端子、1110は前述のように各素子行間の共通配線を同一配線として電子放出素子1111が配列された電子源基板である。

【0183】電子源基板1110には、グリッド電極1120を間においてフェースプレート1086が対向配置されている。電子源基板1124とフェースプレート1086との間の空間は側壁で取り囲まれ、真空雰囲気と保たれている。フェースプレート1086の電子源基板1110側の面には、蛍光膜1084が設けられている。また、図示していないが、電子源基板1110とフェースプレート1086との間には、耐大気圧構造体としてスペーサが設置されている。これははしご型配置と前述の単純マトリクス配置の画像形成装置との違いは、電子源基板1110とフェースプレート1086の間にグリッド電極1120を備えていることである。

【0184】上述のように、グリッド電極1120は、基板1110とフェースプレート1086の間に位置する。グリッド電極1120は、電子放出素子1111から放出された電子ビームを遮断することができるので、はしご型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して1個ずつ円形の空孔1121が設けられている。グリッドの形状や設置位置は必ずしも図25のようなものでなくともよく、空孔としてメッシュ状に多数の通過口を設けることもあり、また例えば電子放出素子1111の周囲や近傍に設けてもよい。

【0185】容器外端子1122およびグリッド容器外

端子1123は、不図示の制御回路と電気的に接続されている。

【0186】本画像形成装置では、電子線を1列ずつ順次駆動（走査）していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加することにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0187】また、本発明によればテレビジョン放送の表示装置のみならずテレビ会議システム、コンピュータ等の表示装置に適した画像形成装置を提供することができる。

【0188】また、本発明の思想によれば、表示用として好適な画像形成装置に限るものでなく、感光性ドラムと発光ダイオード等で構成された光プリンタの発光ダイオード等の代替の発光源として、上述の画像形成装置を用いることもできる。またこの際、上述のm本の行方向配線とn本の列方向配線を、適宜選択することで、ライン状発光源だけでなく、2次元状の発光源としても応用できる。この場合、画像形成部材としては、以下の実施例で用いる蛍光体のような直接発光する物質に限るものではなく、電子の帯電による潜像画像が形成されるような部材を用いることもできる。また、本発明の思想によれば、例えば電子顕微鏡のように、電子源からの放出電子の被照射部材が、蛍光体等の画像形成部材以外のものである場合についても、本発明は適用できる。従って、本発明は被照射部材を特定しない一般的な電子線装置としての形態もとらう。

【0189】

【実施例】以下に、実施例を挙げて本発明をさらに詳述する。

【0190】以下に述べる各実施例においては、マルチ電子ビーム源として、前述した、電極間の導電性微粒子膜に電子放出部を有するタイプの $N \times M$ 個（ $N=307$ 、 $M=1024$ ）の表面伝導型放出素子を、図1及び図2に示すようにM本の行方向配線とN本の列方向配線とによりマトリクス配線したマルチ電子ビーム源を用いた。

【0191】（実施例1）本実施例では、図10に示す工程に従って、シート状のガラス基体に溝を形成し、溝の部分に白金ペーストからなる低抵抗膜をスクリーン印刷により形成した後、溝に沿って切断することによってスペーサを作製した。

【0192】まず、リアプレートと同質のソーダライムガラスを原形にして、ガラスの射出成形と平面研磨処理により、図27（a）、（b）に示すように、厚さが0.2mm、幅及び奥行きが50mmのシート状ガラス板601に、長さが40mm、開口幅が2.4mm、深さが0.02mm、底部幅が2.0mmの溝602を、5.0mmピッチで1列×90本、表裏同じ位置に形成した。

【0193】そして、このシート状ガラス板601を、印刷工程に先立って、純水、IPA（イソプロピルアルコール）、アセトン中で3分間超音波洗浄した後、80℃で30分間乾燥処理を施した後、UVオゾン洗浄を施し、表面の有機物残基を取り除く処理を施した。

【0194】次に、図28（a）に示すように、このシート状ガラス板601の一方の面の溝602が形成された部分に低抵抗膜603をスクリーン印刷により形成した。このとき、パターンニング用マスクとして、シート状ガラス板601の溝602の形状および配置に一致するような、開口形状を備えた325meshのスクリーン印刷版（不図示）を用いた。このとき、マスクの開口部の幅は、2.5mmとした。

【0195】使用したスキージは、ステンレス製の角スキージであり、スキージ移動速度は5cm/secとし、このとき低抵抗膜603の底面よりの幅は250μm、低抵抗膜溶液形成部の液厚が10μmとなるようにスキージのシート状ガラス板601と印刷版のクリアランスを設定した。使用した印刷溶液としては、N.E.Chemcat製の有機金属塩溶解タイプ白金ペーストを用いた。なお、印刷塗工溶液付着前のスクリーン版、スキージなどの部材は、IPAで事前にワイプした後、乾燥室によりブローして残留溶剤を飛ばした。

【0196】スクリーン印刷したシート状ガラス板601は、クリーンオープンにて80℃で10分間加熱処理した後、450℃で10分間の加熱処理を行い、1時間以上かけて室内温度まで降下させた。

【0197】以上の印刷・加熱・降溫工程を、シート状ガラス板601の他方の面に対しても行い、図28（b）に示すように、シート状ガラス板601の両面に低抵抗膜603を形成した。低抵抗膜603が形成されたシート状ガラス板601の印刷面は、低抵抗膜603が溝形状まで回り込み、その低抵抗膜形成箇所は、肉眼観察により光沢反射が認められた。

【0198】次に、基板形状加工工程として、低抵抗膜603が形成されたシート状ガラス板601を、溝602に沿ってダイヤモンドチップ付きスクライバカット装置により切断し、バリ等の突起は研磨処理により平滑化した。これにより、図28（c）に示すように、両側端面に低抵抗膜603が形成された低抵抗膜付きスペーサ604が得られた。低抵抗膜603の高さは250μmであった。また、低抵抗膜603の膜厚は2000Åでありシート抵抗値は10Ω/□であった。

【0199】この後、図28（d）に示すように、低抵抗膜付きスペーサ604の表面に帯電防止のための高抵抗膜605を形成し、低抵抗膜603及び高抵抗膜605が設けられたスペーサ606を作製した。本実施例では、高抵抗膜605として、CrおよびAlのターゲットを高周波電源で同時スパッタすることにより、Cr-Al合金窒化膜を200nmの膜厚で形成した。スパッ

タガスはAr : N₂が1 : 2の混合ガスで、全圧力は1 mm [Torr]である。上記条件で同時成膜したスペーサ606のシート抵抗値は $R_{\square} = 2 \times 10^9 [\Omega/\square]$ であった。

【0200】得られたスペーサ606の低抵抗膜部分は、光沢反射が認められた上、当接面と側面の境界領域すなわちエッジ部には部分的な割れなども無く、膜の被覆性は良好であった。

【0201】以上のようにして作製したスペーサ606を用い、本実施例では、前述した図1に示す表示パネルを作製した。以下、図1および図2を用いて本実施例の表示パネルの作製手順について詳述する。

【0202】まず、予め行方向配線電極13、列方向配線電極14、電極間絶縁層（不図示）、および表面伝導型電子放出素子である冷陰極素子12の素子電極と導電性薄膜を形成した基板11を、リアプレート15に固定した。次に、スペーサ20として上述の工程によって作製したスペーサ606を用い、これを基板11の行方向配線13上に等間隔で、行方向配線13と平行に固定した。その後、基板11の5mm上方に、内面に蛍光膜18とメタルバック19が付設されたフェースプレート17と側壁16を介し配置し、リアプレート15、フェースプレート17、側壁16およびスペーサ606の各接合部を固定した。基板11とリアプレート15の接合部、リアプレート15と側壁16の接合部、およびフェースプレート17と側壁16の接合部は、フリットガラス（不図示）を塗布し、大気中で400℃～500℃で10分以上焼成することで封着した。また、スペーサ606は、基板11側では行方向配線13（線幅300μm）上に、フェースプレート17側ではメタルバック19面上に、導電性のフィラーあるいは金属等の導電材を混合した導電性フリットガラス（不図示）を介して配置し、上記気密容器の封着と同時に、大気中で400℃～500℃で10分以上焼成することで、接着しつつ電気的な接続も行った。

【0203】なお、本実施例においては、蛍光膜18は、図4に示すように、各色蛍光体（rR、G、B）が列方向（Y方向）に延びるストライプ形状を採用し、黒色導電体10は各色蛍光体間だけでなく、Y方向の各画面素間をも分離するように配置された蛍光膜が用いられ、スペーサ606は、行方向（X方向）に平行な黒色導電体10領域（線幅300μm）内にメタルバック19を介して配置した。なお、前述の封着を行う際には、各色蛍光体と基板11上に配置された各素子とを対応させなくてはならないため、リアプレート15、フェースプレート17およびスペーサ606は十分な位置合わせを行った。

【0204】以上のようにして完成した気密容器内を排気管（不図示）を通じ真空ポンプにて排気し、十分な真空度に達した後、容器外端子Dx1～DxMとDy1～DyNnを通

じ、行方向配線電極13および列方向配線電極14を介して各素子に給電して前述の通電フォーミング処理と通電活性化処理を行うことによりマルチ電子ビーム源を製造した。

【0205】次に、10⁻⁶[Torr]程度の真空度で、不図示の排気管をガスバーナーで熱することで溶着し外囲器（気密容器）の封止を行った。

【0206】最後に、封止後の真空度を維持するために、ゲッター処理を行った。

【0207】以上のように完成した、図1に示されるような表示パネルを用いた画像表示装置において、各冷陰極素子（表面伝導型放出素子）12には、容器外端子Dx1～DxM、Dy1～DyNnを通じ、走査信号及び変調信号を不図示の信号発生手段よりそれぞれ印加することにより電子を放出させ、メタルバック19には、高圧端子Hvを通じて高圧を印加することにより放出電子ビームを加速し、蛍光膜18に電子を衝突させ、各色蛍光体を励起・発光させることで画像を表示した。なお、高圧端子Hvへの印加電圧V₀は3[kV]～12[kV]の範囲で徐々に放電が発生する限界電圧まで印加し、各配線13、14間への印加電圧V_fは14[V]とした。高圧端子Hvへの8kV以上の電圧を印加して連続駆動が1時間以上可能な場合に、耐電圧は良好と判断した。

【0208】このとき、スペーサ606近傍では、耐電圧は良好であった。さらに、スペーサ606に近い位置にある冷陰極素子12からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサ606を設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。そればかりが、印刷溶液を付与し、基板の接合部位付近のみに別途のパターン形成を行わずに、パターン形成する領域のみに低抵抗膜を形成する事ができる為、原料となる溶液の無駄を省く事ができ、コスト的に有利である。

【0209】（実施例2）本実施例は、スペーサの絶縁性基体の材料としてアルミナを用いたもので、それ以外は実施例1と同様にしてスペーサを作製した。作製されたスペーサは、低抵抗膜部分に光沢反射が認められた上、当接面と側面との境界領域すなわちエッジ部には部分的な膜の割れなども無く、膜の被覆性は良好であった。

【0210】さらに、実施例1と同様にして、電子線放出素子を組み込んだリアプレート等とともに表示パネルを作製し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0211】このとき、スペーサ付近の耐電圧は良好であり、さらに、スペーサに近い位置にある冷陰極素子からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよ

いカラー画像表示ができた。このことは、スペーサを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0212】(実施例3) 本実施例は、スペーサに低抵抗膜を形成する際の印刷溶液として厚膜銀ペーストを用いたもので、それ以外は実施例1と同様にしてスペーサを作製した。作製されたスペーサは、低抵抗膜部分に光沢反射が認められた上、当接面と側面の境界領域すなわちエッジ部には部分的な膜の剥がれなども無く、膜の被覆性は良好であった。

【0213】さらに、実施例1と同様にして、電子線放出素子を組み込んだリアプレート等とともに表示パネルを作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0214】このとき、スペーサ付近の耐電圧は良好であり、さらに、スペーサに近い位置にある冷陰極素子からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0215】(実施例4) 本実施例は、スペーサの低抵抗膜をオフセット印刷方式を用いて形成したもので、それ以外は実施例1と同様にしてスペーサを作製した。オフセット印刷により低抵抗膜を形成した際の印刷版材料としては、感光性スチレン系の樹脂に、実施例1で利用した同一面内配置の凸状形状をパターンニングしたものを使用した。

【0216】印刷に際し、印刷液の展開は、深さ2 μ mピッチ2 μ mで溝を形成したステンレス製展色版と、厚さ0.3mmのステンレス性ドクターブレードとを用い、均一に溶液を展開した。印刷塗工溶液付着前の印刷版、ドクターブレード、展色版などのすべての部材は、IPAで事前にワイブした後、乾燥室素によりブローして残留液を飛ばした。

【0217】また、印刷版の裏面にシート状マグネットを張り合わせたものを用いて印刷ドラム(不図示)に巻回固定し、シート状ガラス板を載せたステージを固定し、ドクターブレード(不図示)により展色版上に展開した印刷溶液に印刷ドラムを回転させながら接触させた後、ドラムをシート状ガラス板に接触させ、低抵抗膜パターンを転写した。

【0218】さらに実施例1と同様にして、シート状ガラス板を切断して低抵抗膜付きスペーサを作製した後、この低抵抗膜付きスペーサに対してスパッタによる高抵抗膜を形成し、スペーサを作製した。作製されたスペーサの低抵抗膜部分は、光沢反射が認められた上、当接面と側面の境界領域すなわちエッジ部には部分的な膜の剥がれなども無く、膜の被覆性は良好であった。

【0219】さらに、実施例1と同様にして、電子線放

出素子を組み込んだリアプレート等とともに表示パネルを作製し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0220】このとき、スペーサ付近の耐電圧は良好であり、さらに、スペーサに近い位置にある冷陰極素子からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0221】(実施例5) 本実施例は、図8に示す工程に従って、シート状ガラス板に溝を形成しないこと以外は実施例1と同様にしてスペーサを作製した。すなわち、図29(a)に示すように、平滑なシート状ガラス板611の両面の所定の位置に、スクリーン印刷により白金ペーストを用いて低抵抗膜613を形成し、これを低抵抗膜613が形成された方向に沿って切断することにより、図29(b)に示すように、両端部の両側面に低抵抗膜613が形成された低抵抗膜付きスペーサ614を作製した。次いで、実施例1と同様にしてスパッタにより高抵抗膜を形成し、スペーサを作製した。作製されたスペーサの低抵抗膜部分は、光沢反射が認められた上、当接面と側面の境界領域すなわちエッジ部には部分的な膜の剥がれなども無く、膜の被覆性は良好であった。

【0222】さらに、実施例1と同様にして、電子線放出素子を組み込んだリアプレート等とともに表示パネルを作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0223】このとき、スペーサ付近の耐電圧は良好であり、さらに、スペーサに近い位置にある冷陰極素子からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0224】(実施例6) 本実施例では、図12に示す工程に従ってスペーサを作製した。具体定期には、実施例5と同様にして低抵抗膜付きスペーサを作製した後、その切断面(当接面)を更に低抵抗膜で被覆して、図30に示すように、両端部の両側面及び接断面にそれぞれ低抵抗膜623a、623bが設けられた当接面低抵抗膜付きスペーサ625を作製した。低抵抗膜付きスペーサの切断面への低抵抗膜の被覆は、側面の低抵抗膜と同じ白金ペーストを用い、浸漬転写法により行った。さらに、実施例1と同様にして当接面低抵抗膜付きスペーサに対してスパッタにより高抵抗膜を形成してスペーサを作製した。作製されたスペーサの側面及び当接面の低抵抗膜部分は、光沢反射が認められた上、当接面と側面の境界領域すなわちエッジ部には部分的な膜の剥がれなど

もなく、膜の接覆性は良好であった。

【0225】さらに、実施例1と同様にして、電子線放出素子を組み込んだリアプレート等とともに表示パネルを作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0226】このとき、スペーサ付近の耐電圧は良好であり、さらに、スペーサに近い位置にある冷陰極素子からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している

(実施例7) 本実施例では、図11に示す工程に従って、シート状ガラス板の切断工程と低抵抗膜印刷工程の順序を入れ替えた以外は実施例1と同様にしてスペーサを作製した。なお、印刷工程では、所望の形状に切断されたスペーサの基体を、その厚さの1/2の厚さのステンレス製ホルダ(不図示)上に並べた後、ホルダを真空吸引して固定し、スクリーン版を重ねて基体に低抵抗膜を印刷した。ホルダの吸引は、印刷済液を塗工する直前までに行い、スクリーン版をホルダから離脱する工程まで継続した。これにより、図31に示すように、側面だけでなく当接面にも低抵抗膜633が設けられた当接面低抵抗膜付きスペーサ635が得られた。

【0227】さらに、実施例1と同様にして当接面低抵抗膜付きスペーサに対してスパッタにより高抵抗膜を形成し、スペーサを作製した。作製されたスペーサの低抵抗膜部分は、光沢反射が認められた上、当接面と側面の境界領域すなわちエッジ部には部分的な膜の剥がれなども無く、膜の接覆性は良好であった。

【0228】さらに、実施例1と同様にして、電子線放出素子を組み込んだリアプレート等とともに表示パネルを作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0229】このとき、スペーサ付近の耐電圧は良好であり、さらに、スペーサに近い位置にある冷陰極素子からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している

(実施例8) 本実施例では、基本的には図11に示す工程に従ってスペーサを作製したものであるが、スペーサの基体の加工を加熱延伸成形によって行った。すなわち、加熱延伸法により延伸した基体を用いたこと、及び、基体の両端部が母材の加熱延伸によりなされ、溝加工の代りにR処理されていること以外は、実施例7と同様にして低抵抗膜付きスペーサを作製した。

【0230】なお、加熱延伸には図14に示す装置を用い、リアプレートと同質のソーダライムガラスを原形

に、幅が3mm、厚みが0.2mmで、四隅の曲率半径が0.02mmのRを有する帯状ガラスを作製し、これを40mmの長さに切り出してスペーサ用の基体を得た。

【0231】さらに、実施例1と同様にして低抵抗膜付きスペーサに対してスパッタにより高抵抗膜を形成してスペーサを作製した。作製されたスペーサの低抵抗膜部分は、光沢反射が認められた上、当接面と側面の境界領域すなわちエッジ部には部分的な膜の剥がれなども無く、膜の接覆性は良好であった。

【0232】さらに、実施例1と同様にして、電子線放出素子を組み込んだリアプレート等とともに表示パネルを作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0233】このとき、スペーサ付近の耐電圧は良好であり、さらに、スペーサに近い位置にある冷陰極素子からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している

(実施例9) 本実施例では、スペーサの絶縁性基体として、ガラスではなくアルミナを用いた点を除いて、実施例7と同様にして低抵抗膜付きスペーサを作製した。そして、この低抵抗膜付きスペーサに対して、実施例1と同様にしてスパッタによる高抵抗膜を形成し、スペーサを作製した。作製されたスペーサの低抵抗膜部分は、光沢反射が認められた上、当接面と側面の境界領域すなわちエッジ部には部分的な膜の剥がれなども無く、膜の接覆性は良好であった。

【0234】さらに、実施例1と同様にして、電子線放出素子を組み込んだリアプレート等とともに表示パネルを作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0235】このとき、スペーサ付近の耐電圧は良好であり、さらに、スペーサに近い位置にある冷陰極素子からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している

(実施例10) スペーサの低抵抗膜の形成を回転転写法により行ったこと以外は、実施例7と同様にしてスペーサを作製した。すなわち、溝が形成されたシート状ガラス板を切断した後、図26に示すような装置を用い、切断したシート状ガラス板の両端面に低抵抗膜を印刷した。ここで、印刷済液としては白金ペーストを用い、印刷版としてはスチレン系のものを用いた。これにより、図32に示すように、両当接面のみに低抵抗膜643が設けられた当接面低抵抗膜付きスペーサ645が作製さ

れた。

【0236】さらに、実施例1と同様にして当接面低抵抗膜付きスペーサに対してスパッタによる高抵抗膜を形成し、スペーサを作製した。作製されたスペーサの低抵抗膜部分は、光沢反射が認められた上、当接面の周辺境界領域まで部分的な膜の剥がれなども無く、膜の被覆性は良好であった。

【0237】さらに、実施例1と同様にして、電子線放出素子を組み込んだリアプレート等とともに表示パネルを作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

【0238】このとき、スペーサ付近の耐電圧は良好であり、さらに、スペーサに近い位置にある冷陰極素子からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【0239】以上、実施例1～10により作製したスペーサを用いた表示パネルは、パネル特性としての電気的コンタクト、発光点変位、耐電圧が良好であった。つまり、スペーサについていえば、電子線放出パネルの耐真空スペーサとして適当な低抵抗膜を形成できたといえる。

【0240】しかも、実施例1～10で作製したスペーサは、気相成膜により低抵抗膜を形成した場合と比較して、高価な真空減圧装置が不要であり、材料の利用効率がよいなどの、生産時生産プロセス上のコスト面でより有利である。さらには、気相成膜では、ガラス基板との密着性の問題から、基板との間に下地層を設けるためのプロセスが必要な場合があるが、印刷により形成すれば、これらのプロセス（工程）を省略できるなどの優位性を有している。

【0241】また、気相成膜で低抵抗膜を形成すると、電子源基板上に電子線装置として破壊されるに至らない程度の微小放電が発生する場合がある。これは、印刷形成した膜の膜厚分布が、周辺になるに従って薄くなるテーパ状断面であるのに対して、気相成膜ではバターニングした末端での膜エッジが直角な断面であったり、マスクから剥がす段階でバリなどの突起がスペーサ外空間に向かって発生するため、電子線装置中でそれらの突起部に電界が集中しやすい為であると思われる。

【0242】なお、上述した実施例1～10のうち、実施例6については、低抵抗膜を形成したスペーサ用の基板のエッジ部に低抵抗膜の被覆率が低い状態が確認された。従って、大量生産の際の歩留まり等を考えると、基板のエッジ部のR処理を行うことが良品率を向上させるために好ましい。

【0243】本発明によるスペーサの低抵抗膜はいずれも形成工程が簡便、かつ容易であり、また得られた膜の電気的コンタクトも良好であり、かつ、放電耐圧も良好

であるので、電子線ディスプレイの表示品位を向上し、かつ生産性と低コスト性等を求められる作製工程およびこれを使用する電子線装置に対して特に有効なものである。これによってさらには、スペーサおよび電子線装置の製造コストを低下させ、帯電による発光部の変位が抑えられた表示品位の高い画像表示装置を安価に提供することができる。

【0244】以上説明したように、印刷法により低抵抗膜を形成することの効果として、真空減圧工程を必要としないことにより次の3つの効果が期待できる。

装置コストを抑制できる

タクトタイムを抑制できる

気相成膜による形成では、排気、減圧、成膜、大気リーク後、膜が準安定状態にあり、不安定な過渡状態で他の部材を成膜することで膜剥がれ等の問題が生じることがあり、安定状態に緩和させる必要があった。これは膜の構造や表面活性に関係していると思われるが、とりわけ水の脱吸者の安定化に関係すると考えられる。しかしながら、真空工程を経由しない加熱焼成を採用することにより、これらの不安定状態の理由を抑えることができる。

原料の利用効率がよい

印刷法によれば、膜の不要部分には印刷しない事が可能で材料の利用効率がよい。また印刷版と被印刷試料の移動速度およびその印刷量を制御する事により、簡便に製膜面積の制御すなわちバターニングを製膜工程中と同時に進めるので、フォトリソグラフィなどのバターニング工程を省く事も可能である。

【0245】また、スペーサ用の基板の当接面と側面間の境界領域の断面形状をR加工を施すなどの滑らかな連続面とすることによる効果としては、次の効果が期待できる。

【0246】基板のエッジ部、即ち、当接面と側面の境界領域における膜の被覆率を向上させることができる。このため、低抵抗膜が当接面と側面で分断されることが無く、両面の良好な電気的コンタクトを得ることができ、電子源としてスペーサを組み込んだ時に、スペーサ表面の帯電をフェースプレート及びリアプレートの基板面に効率的に逃すことができる。

【0247】これによって更には、スペーサおよび電子源の製造コストを低下させ、帯電による発光部の変位が抑えられた表示品位の高い画像表示装置を安価に提供することができる。

【0248】

【発明の効果】以上説明したように本発明によれば、スペーサの基板である絶縁性部材の電子源側の端部及び電極側の端部の少なくとも一方に、この絶縁性部材よりもシート抵抗値の低い低抵抗膜を印刷法によって形成することで、真空減圧工程を必要とせずに、簡易かつ安定的に低抵抗膜を形成することができ、その結果、電子線装

置に組み込んだときに電子放出軌道に悪影響を及ぼさないスペースを安価に提供することができる。また、上記のような本発明のスペースを備えることで、スペース付近の耐電圧も良好で、かつ、電子放出軌道も安定した電子銃装置を安価に提供することができる。

【図面の簡単な説明】

【図 1】本発明を適用した画像表示装置の表示パネルの一実施形態の外観斜視図である。
【図 2】図 1 に示す表示パネルのマルチ電子源の平面図である。
【図 3】図 2 に示すマルチ電子源の B-B' 線での模式的断面図である。
【図 4】図 1 に示す表示パネルのフェースプレートの蛍光体配列の一例（ストライプ配列）を示す平面図である。
【図 5】図 1 に示す表示パネルのフェースプレートの蛍光体配列の一例（デルタ配列）を示す平面図である。
【図 6】図 1 に示す表示パネルのフェースプレートの蛍光体配列の一例（マトリクス配列）を示す平面図である。
【図 7】図 1 に示す表示パネルの A-A' 線での模式的断面図である。
【図 8】スペースの作製工程の一例（印刷→切断）を示すフローチャートである。
【図 9】スペースの作製工程の一例（切断→印刷）を示すフローチャートである。
【図 10】スペースの作製工程の一例（溝加工→印刷→切断）を示すフローチャートである。
【図 11】スペースの作製工程の一例（溝加工→切断→印刷）を示すフローチャートである。
【図 12】スペースの作製工程の一例（印刷→切断→当接面被覆）を示すフローチャートである。
【図 13】スペースのエッジ部における低抵抗膜の被覆性を説明するための図である。
【図 14】スペースの作製に用いられる加熱延伸装置の概略構成図である。
【図 15】スペースの絶縁性基体の端部の種々の形状を示す断面図である。
【図 16】平面型の表面伝導型電子放出素子の平面図（a）及び断面図（b）である。
【図 17】図 16 に示す表面伝導型電子放出素子の製造工程を説明する断面図である。
【図 18】通電フォーミング処理の際の印加電圧波形を示す図である。
【図 19】通電活性化処理の際の印加電圧波形（a）及び放出電流の変化（b）を示す図である。
【図 20】垂直型の表面伝導型電子放出素子の断面図である。
【図 21】図 20 に示す表面伝導型電子放出素子の製造工程を説明する断面図である。

【図 22】表面伝導型電子放出素子の典型的な特性を示すグラフである。

【図 23】画像表示装置の駆動回路の概略構成を示すブロック図である。

【図 24】はしご型配列の電子源の模式的平面図である。

【図 25】図 24 に示すはしご型配列の電子源を有する表示パネルの一例の斜視図である。

【図 26】回転転写法による低抵抗膜の印刷工程を説明する図である。

【図 27】本発明の実施例 1 によりスペースを作製する際に用いられるシート状ガラス板の斜視図（a）及びその C-C' 線断面図（b）である。

【図 28】本発明の実施例 1 によるスペースの作製工程を説明する断面図である。

【図 29】本発明の実施例 5 による低抵抗膜付きスペースの作製工程を説明する断面図である。

【図 30】本発明の実施例 6 による低抵抗膜付きスペースの断面図である。

【図 31】本発明の実施例 7 による当接面低抵抗膜付きスペースの断面図である。

【図 32】本発明の実施例 10 による当接面低抵抗膜付きスペースの断面図である。

【図 33】従来の典型的な表面伝導型電子放出素子の平面図である。

【図 34】従来の電界放出型素子の断面図である。

【図 35】従来の MIM 型素子の断面図である。

【図 36】表面伝導型電子放出素子を用いた従来の画像表示装置の表示パネルの一部を切り欠いて示した斜視図である。

【符号の説明】

2, 3, 1102, 1103, 1202, 1203

素子電極

4, 1104, 1204 導電性薄膜

5, 1105, 205 電子放出部

6, 1113, 1213 薄膜

10 黒色導電材

11, 1101, 1201 基板

12 冷陰極素子

13 行方向配線

14 列方向配線

15 リアプレート

16 側壁

17, 1086 フェースプレート

18, 1084 蛍光膜

19 メタルバック

20, 606 スペース

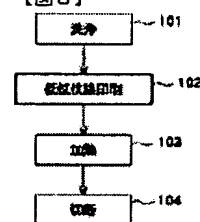
21, 707 絶縁性基体

22, 605 高抵抗膜

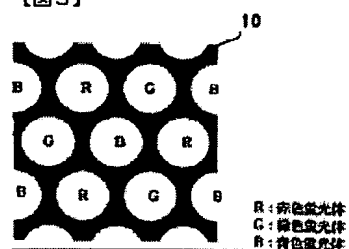
23 当接面

- 601 シート状ガラス板
602 溝
604, 614 低抵抗膜付きスペース
625, 635, 645 当接面低抵抗膜付きスペース
701 展開板
702 ドラム
703 印刷版
705 印刷溶液
706 支持台
1110 電子源基板
1111 電子放出素子
1112 共通配線
1120 グリッド電極

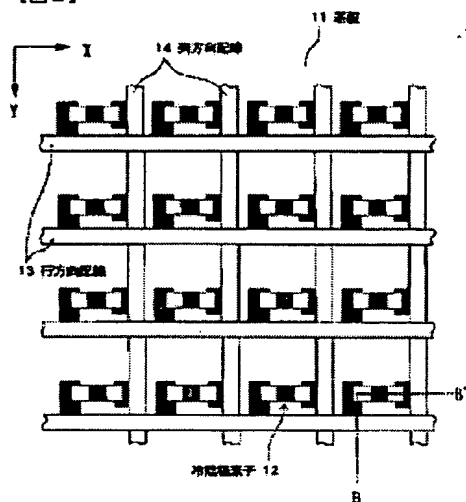
【圖8】



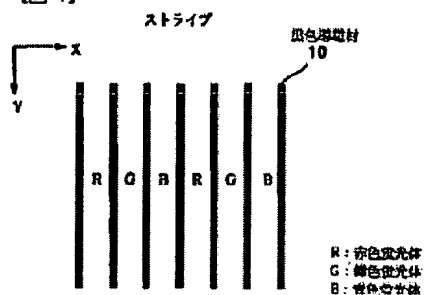
【圖5】



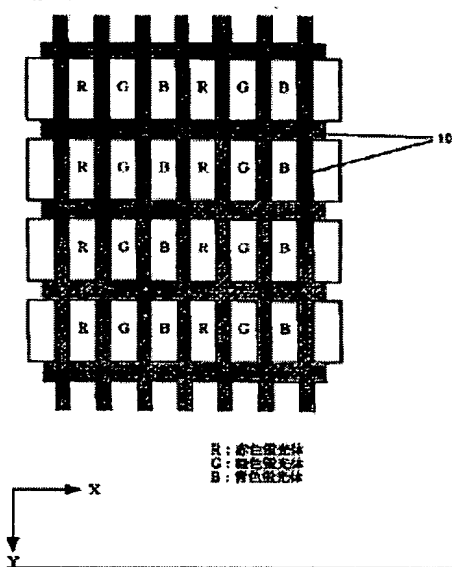
【圖2】



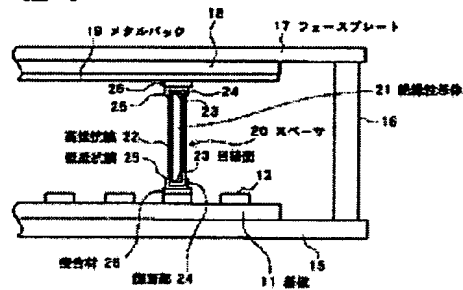
【図 4】



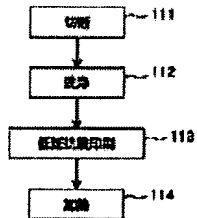
【圖6】



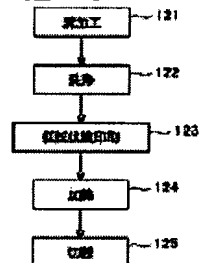
【例 7】

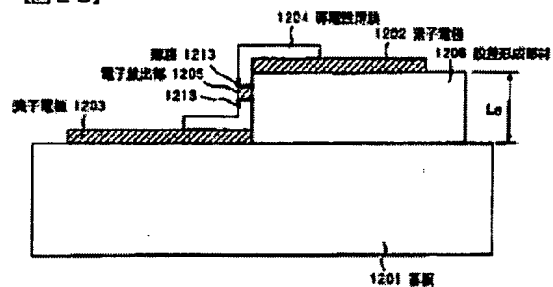


【圖 9】

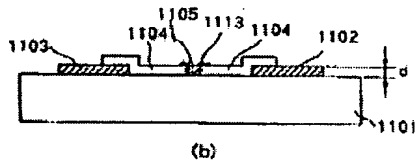
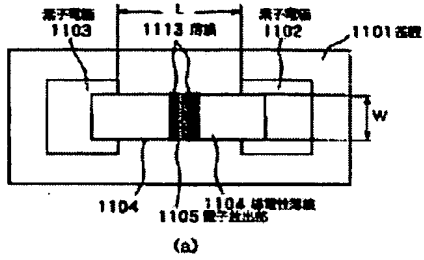


【圖 10】

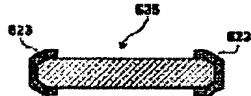




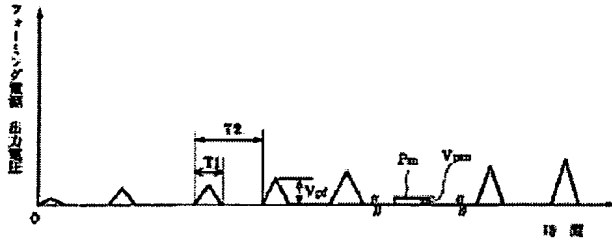
【図 16】



【図 31】



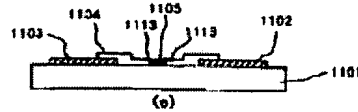
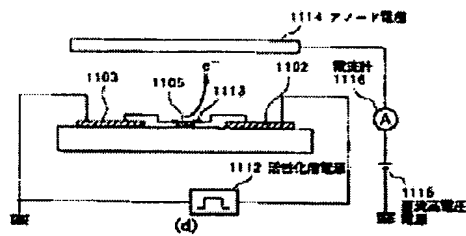
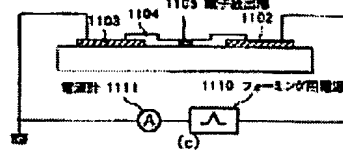
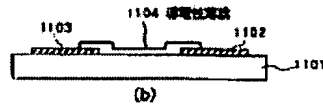
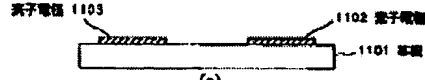
【図 18】



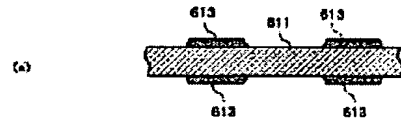
【図 32】



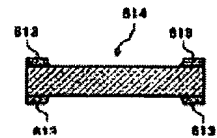
【図 17】



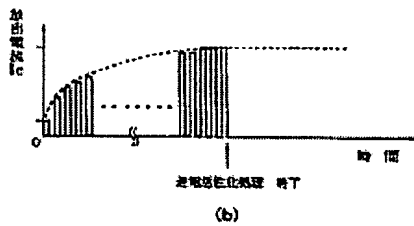
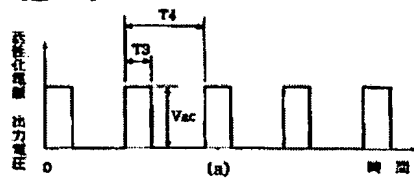
【図 29】



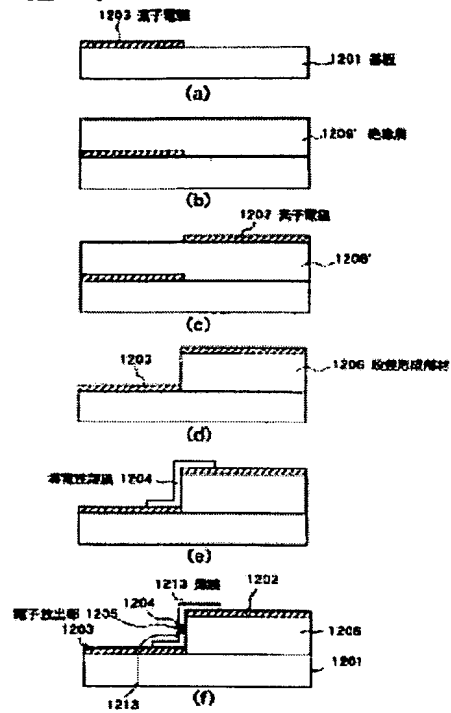
(b)



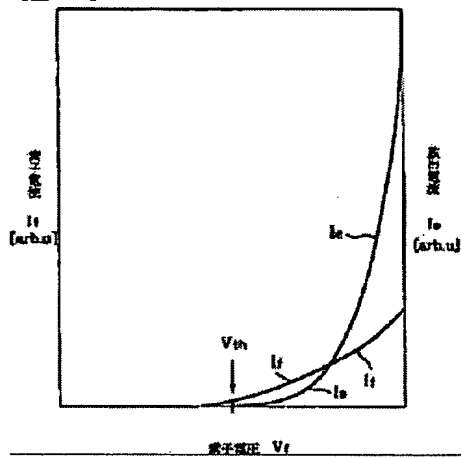
【圖 19】



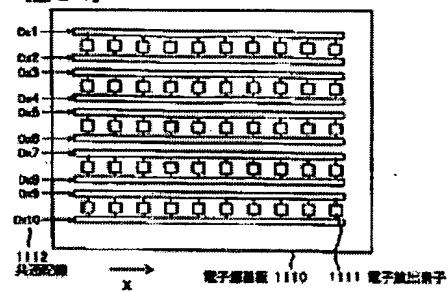
【圖 21】



【圖 22】

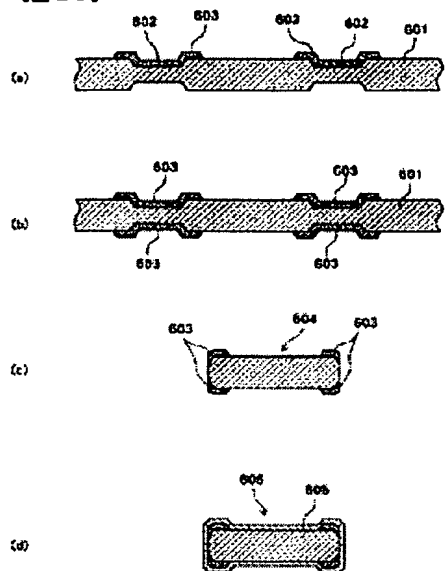


【圖 24】

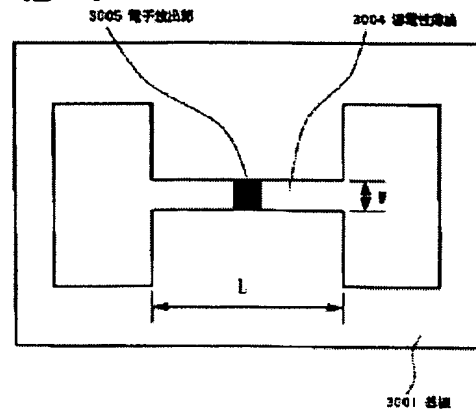


A cross-sectional diagram of a semiconductor device. The device consists of four stacked layers: 3023 (topmost, labeled '上電極'), 3022 (second layer, labeled '絕緣層'), 3021 (third layer, labeled '下電極'), and 3020 (bottommost, labeled '基板'). An arrow labeled e^- points upwards from the top surface of layer 3023.

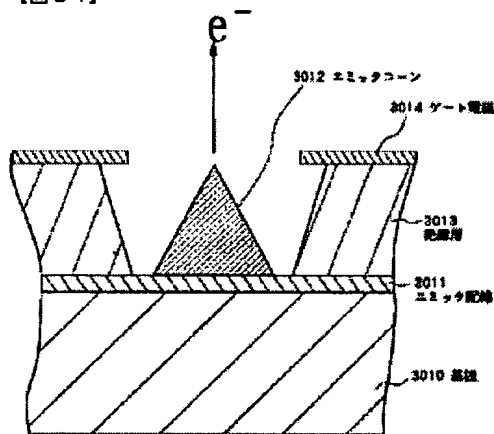
【図28】



【図33】



【図34】



【図36】

